

Centre de Mathématiques Appliquées

Architecture et Technologie des Ordinateurs

Ecole des Mines de Paris

MIG Informatique

novembre 2002

Bertrand Blanc

1

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

Références

Poly

Introduction
références
plan
fausses idées
vue générale
Hardware
Software
OS

A lire absolument

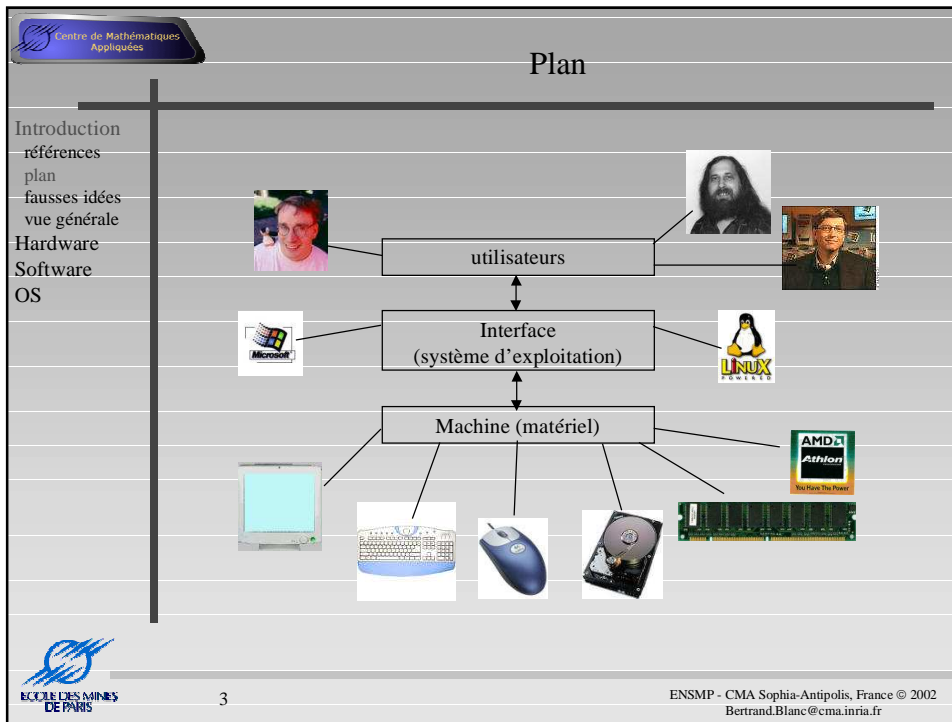
Paolo Zanella, Yves Ligier
Architecture et technologie des ordinateurs
Cours et exercices résolus
3^e édition
DUNOD
ISBN : 2-10003-801-X

Abraham Silberschatz, Peter Galvin, Greg Gagne
Principes des systèmes d'exploitation
ISBN 4^{ème} édition: 2-87908-078-9

Operating System Concepts
ISBN 6^{ème} édition : 0-47141-743-2

2

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr



**A bas les fausses idées!
A bas les idées simplistes sur l'informatique!**

Poly

Vertical navigation menu on the left:

- Introduction
- références
- niveaux
- fausses idées
- vue générale
- Hardware
- Software
- OS

Common misconceptions:

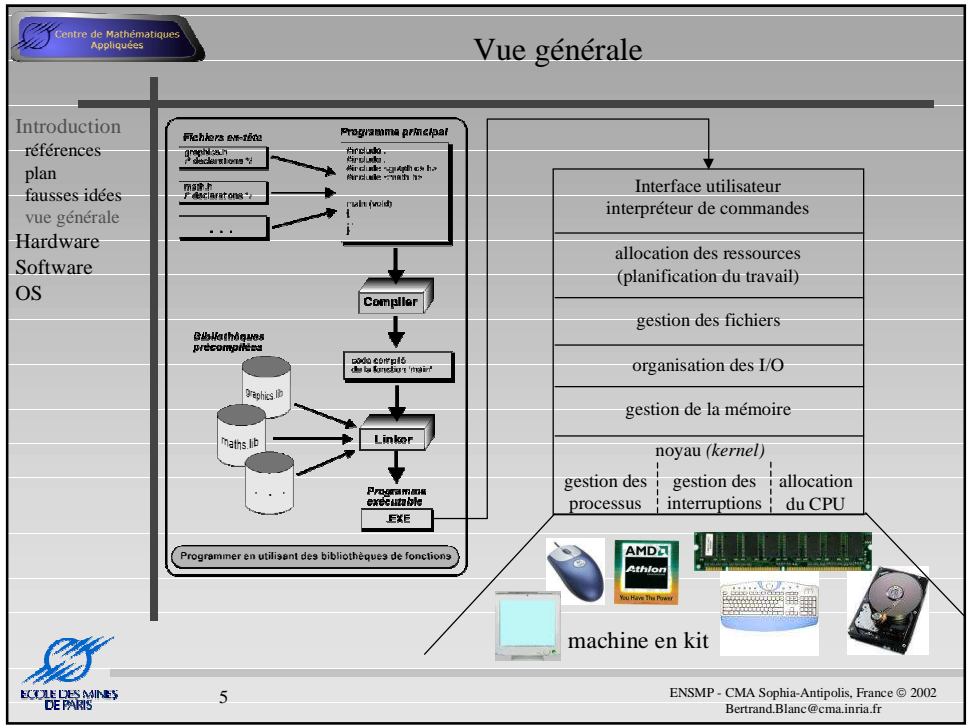
- Un ordinateur n'est pas une marque!
- Un ordinateur ne fonctionne pas par magie!
Personne n'est à l'intérieur pour faire le travail!
On y trouve ce que l'on y met!
- L'informatique n'est pas que l'utilisation d'un logiciel!
- L'informaticien n'est pas qu'un ouvrier!

Logos and images shown:

- intel inside
- Microsoft
- COMPAQ Inspiration Technology
- Packard Bell. The computer. the world comes home to.
- Image of a wizard (representing magic)
- Image of a Word software box
- Image of a construction worker (representing an 'ouvrier')
- Image of computer hardware components






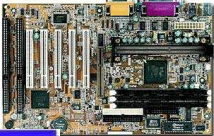







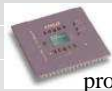
Page-Footer:

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Centre de Mathématiques Appliquées

L'ordinateur: présentation générale

Introduction				
Hardware				marque Intel
Ordinateur				
définition				
informatique				
périphériques				
les cartes				
mesures				
chiffres				
bus				
mémoire				
processeur				
disque dur				
Historique				
Puces et Boole				
Fonctionnement				
Software				
OS				
				connecteur USB
				
				

ECOLE DES MINES DE PARIS

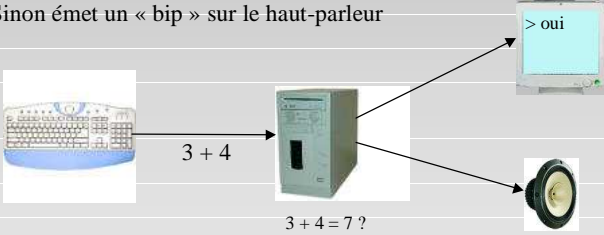
7

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Que signifie « ordinateur »?

Poly

Introduction	<p>[Larousse] Machine automatique de traitement de l'information, obéissant à des programmes formés par des suites d'opérations arithmétiques et logiques.</p> <p><i>Exemple:</i></p> <p>Si la somme des nombres entiers 3 et 4 fait 7 Alors écrit « oui » à l'écran Sinon émet un « bip » sur le haut-parleur</p> 
Hardware	
Ordinateur	
définition	
informatique	
périphériques	
les cartes	
mesures	
chiffres	
bus	
mémoire	
processeur	
disque dur	
Historique	
Puces et Boole	
Fonctionnement	
Software	
OS	

ECOLE DES MINES DE PARIS

8

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Que signifie « ordinateur »?

Introduction	
Hardware	
Ordinateur	Machine automatique de traitement de l'information
définition	
informatique	
périphériques	<i>Exemple:</i> Application météorologique
les cartes	
mesures	Calculer la moyenne des températures sur une collection de mesures réelles.
chiffres	
bus	
mémoire	• information (ou données) : la collection de mesures
processeur	• calcul automatique : la moyenne (appliquée aux données)
disque dur	• programme : codage du calcul automatique et de la
Historique	représentation des valeurs dans un langage
Puces et Boole	compréhensible par la machine
Fonctionnement	
Software	
OS	Comment entrer ces valeurs?
	• Au clavier (long, fastidieux, répétitif)
	• Avec un fichier sur disquette (rapide)

Centre de Mathématiques Appliquées

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Et « informatique »?

Introduction	
Hardware	[Larousse] Terme issu de la contraction de information et automatique.
Ordinateur	L'informatique est la science du traitement de l'information.
définition	
informatique	
périphériques	Dans un ordinateur, logiciel et matériel sont liés.
les cartes	Un ordinateur sans logiciel ne sert à rien!!
mesures	
chiffres	
bus	
mémoire	
processeur	<i>Programme:</i> suite d'instructions qui vont être exécutées en séquence
disque dur	par l'ordinateur
Historique	
Puces et Boole	
Fonctionnement	<i>Logiciel:</i> généralisation de la notion de programme.
Software	
OS	<i>Système informatique:</i>
	l'ensemble ordinateur (<i>hardware</i>) et logiciels (<i>software</i>)

Centre de Mathématiques Appliquées

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Principaux périphériques d'un ordinateur

Introduction

Hardware

Ordinateur

définition

informatique

périphériques

les cartes

mesures

chiffres

bus

mémoire

processeur

disque dur

Historique

Puces et Boole

Fonctionnement

Software

OS

Périphériques et supports de stockage

Périphériques de sortie

Périphériques de communication

Périphériques d'entrée ou d'acquisition

11

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Et qu'y a-t-il à l'intérieur?
La carte mère (motherboard)

Introduction

Hardware

Ordinateur

définition

informatique

périphériques

les cartes

mesures

chiffres

bus

mémoire

processeur

disque dur

Historique

Puces et Boole

Fonctionnement

Software

OS

port série COM

port parallèle

port USB

prise PS2

alimentation électrique

slot CPU

chipset

slots mémoire SDRAM

BIOS

connecteur nappe IDE HD

connecteur nappe IDE FD

pile

slot PCI

slot AGP

slot ISA


12

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Et qu'y a-t-il à l'intérieur?
La carte mère (motherboard)

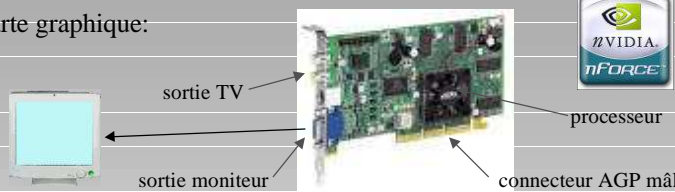
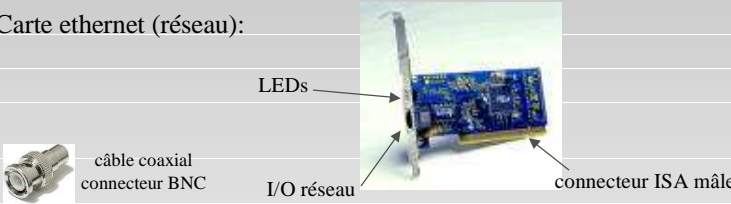


poly


<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>définition</p> <p>informatique</p> <p>périphériques</p> <p>les cartes</p> <p>mesures</p> <p>chiffres</p> <p>bus</p> <p>mémoire</p> <p>processeur</p> <p>disque dur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	<ul style="list-style-type: none"> • la pile: électricité, gestion de l'énergie <ul style="list-style-type: none"> • tenir l'heure à jour • conserver la configuration du matériel connecté • le BIOS: composant électronique <ul style="list-style-type: none"> • type du matériel connecté • démarrage de l'ordinateur lorsqu'on appuie sur le bouton • le chipset: gère les différentes communications des slots de la carte mère • les prises: connecteurs, ports ou slots pour les cartes et les périphériques <ul style="list-style-type: none"> • différentes caractéristiques (taille, nombre de broches) • différents critères de communication (débit, protocole de communication) • slot AGP (dédié à la carte graphique), slot PCI, slot ISA • slot CPU: le processeur, le cerveau de l'ordinateur • connecteur IDE • port série, port parallèle, port USB • prise PS2
---	--

 ECOLE DES MINES DE PARIS
13
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Et qu'y a-t-il à l'intérieur?
Les autres cartes

poly

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>définition</p> <p>informatique</p> <p>périphériques</p> <p>les cartes</p> <p>mesures</p> <p>chiffres</p> <p>bus</p> <p>mémoire</p> <p>processeur</p> <p>disque dur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	<ul style="list-style-type: none"> • Carte graphique: <div style="display: flex; align-items: center; margin-top: 10px;">  <div style="margin-left: 20px;"> <p>sortie TV</p> <p>sortie moniteur</p> <p>processeur</p> <p>connecteur AGP mâle</p> </div> </div> • Carte ethernet (réseau): <div style="display: flex; align-items: center; margin-top: 10px;">  <div style="margin-left: 20px;"> <p>LEDs</p> <p>I/O réseau</p> <p>connecteur ISA mâle</p> </div> </div> <div style="display: flex; align-items: center; margin-top: 10px;">  <div style="margin-left: 10px;"> <p>câble coaxial</p> <p>connecteur BNC</p> </div> </div> <div style="display: flex; align-items: center; margin-top: 10px;">  <div style="margin-left: 10px;"> <p>câble Unshielded Twisted Pair</p> <p>connecteur RJ 45</p> </div> </div>
---	---

 ECOLE DES MINES DE PARIS
14
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr







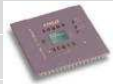


Centre de Mathématiques Appliquées		Unités de mesure	
Introduction			
Hardware			
Ordinateur		• unité de représentation de l'information et des calculs	
définition		• le <i>bit</i> (binary digit)	
informatique		• l' <i>octet</i> (<i>byte</i>): 8 bits	
périphériques		• le kilo-octet (Ko): 1024 octets	
les cartes		• le méga-octet (Mo): 1024 Ko	
mesures		• le giga-octet (Go): 1024 Mo	
chiffres			
bus			
mémoire		• unité de fréquence	
processeur		• le Herz (Hz)	
disque dur		• le giga-Hertz (GHz): 1000 Hz	
Historique			
Puces et Boole			
Fonctionnement		• unité de débit	
Software		• bits par seconde (bps)	
OS		• octet par seconde (ops ou Bps)	




Centre de Mathématiques Appliquées		Unités de mesure		Poly
Introduction				
Hardware				
Ordinateur	1 Ku (kilo unité)	= 2 ¹⁰ unités	= 1.024 unités	
définition	1 Mu (méga unité)	= 2 ²⁰ unités	= 1.048.576 unités	
informatique	1 Gu (giga unité)	= 2 ³⁰ unités	= 1.024 Mu	
périphériques	1 Tu (tera unité)	= 2 ⁴⁰ unités	= 1.024 Gu	
les cartes	1 Pu (peta unité)	= 2 ⁵⁰ unités	= 1.024 Tu	
mesures	1 mu (milli unité)	= 10 ⁻³ unités	= 0,001 unité	
chiffres	1 µu (micro unité)	= 10 ⁻³ unités	= 0,000.001 unité	
bus	1 nu (nano unité)	= 10 ⁻⁹ unités	= 0,000.000.001 unité	
mémoire	1 pu (pico unité)	= 10 ⁻¹² unités		
processeur				
disque dur				
Historique				
Puces et Boole				
Fonctionnement				
Software				
OS	bit (b) <i>binary digit</i>	: plus petit élément physique. Il vaut soit 0, soit 1.		
	byte ou octet (B ou o)	: 8 bits.		
	bits par seconde (bps)	≠ baud (nombre d'états significatifs d'un signal transmis par seconde)		

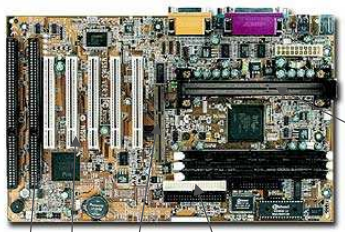




Quelques chiffres

Introduction Hardware Ordinateur définition informatique périphériques les cartes mesures chiffres bus mémoire processeur disque dur Historique Pucés et Boole Fonctionnement Software OS	 <p>Disque Dur: 20 Go, 40 Go, 80 Go</p>	 <p>ZIP: 100/250/750Mo JAZZ: 1 Go</p>
	 <p>CD: 600 Mo DVD: 4,7 Go</p>	 <p>Disquette 3 1/2: 1,4 Mo</p>
	 <p>RAM: 32 Mo, 64 Mo, 256 Mo</p>	 <p>modem: 56 KBps ADSL: 512 KBps</p>
	 <p>processeur: 800 MHz, 2 GHz</p>	 <p>Internet: 10/100 Mbps</p>
		


17
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Les médiums de communication: les bus

Introduction Hardware Ordinateur définition informatique périphériques les cartes mesures chiffres bus mémoire processeur disque dur Historique Pucés et Boole Fonctionnement Software OS	<ul style="list-style-type: none"> • Collection de fils servant à faire transiter l'information entre les différentes parties • Différents bus (PCI, ISA, AGP, ...) fonctionnant à des vitesses différentes (cadencement des informations) • Les slots, ports ou prises permettent de brancher des cartes ou périphériques sur le bus
	
	<p>bus système: 66MHz, 100MHz, 133MHz</p>
	<p>bus IDE: 33MBps</p>
	<p>bus AGP (cartes graphiques) : 500MBps</p>
	<p>bus PCI: 33MHz sur 32b (soit 132MBps)</p>
	<p>bus ISA: 8MHz sur 16b (8MBps)</p>
	


18
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Les bus: ports de communication

Centre de Mathématiques Appliquées

- Introduction
- Hardware
 - Ordinateur
 - définition informatique
 - périphériques
 - les cartes
 - mesures
 - chiffres
 - bus
 - mémoire
 - processeur
 - disque dur
- Historique
- Puces et Boole
- Fonctionnement
- Software
- OS

Millions de bits transmis par seconde (Mbps)

Ports faible débit (pas besoin de grande vitesse pour un clavier)

Ports haut débit (internet)

La vitesse de communication à l'intérieur d'un ordinateur devient comparable à la vitesse de communication entre les ordinateurs: on a une machine distribuée sur le réseau

19

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

La mémoire

Centre de Mathématiques Appliquées

- Introduction
- Hardware
 - Ordinateur
 - définition informatique
 - périphériques
 - les cartes
 - mesures
 - chiffres
 - bus
 - mémoire
 - processeur
 - disque dur
- Historique
- Puces et Boole
- Fonctionnement
- Software
- OS

- **Mémoire morte: ROM (*Read-Only-Memory*)**
démarrage de l'ordinateur
- **Mémoire de masse: disque dur, ...**
contient des fichiers qui sont conservés quand la machine est éteinte
- **Mémoire centrale: RAM (*Random-Access-Memory*)**
contient le programme en cours d'exécution et ses données
la RAM se décline en plusieurs types (SDRAM, EDO, SIMM)
- **Mémoire cache ou antémémoire:**
mémoire très rapide de quelques Ko
- **Mémoire volatile: les registres**
zone mémoire du CPU à accès très rapide (stockage des calculs intermédiaires)

20

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

La mémoire: caractéristiques

Introduction

Hardware

Ordinateur

définition

informatique

périphériques

les cartes

mesures

chiffres

bus

mémoire

processeur

disque dur

Historique

Puces et Boole

Fonctionnement

Software

OS

- Organisation des informations:
bit, octet, caractère, mot, enregistrement et fichier
- Caractéristiques:
adresse, capacité, temps d'accès, type (RAM, ROM, volatile, ...)
- Types d'accès:
 - séquentiel
 - direct
 - semi-séquentiel

bande magnétique

Point de mémoire

mémoire centrale, registres

Point de mémoire

accès au cylindre puis accès au secteur

Point de mémoire

21

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Le processeur: CPU (*Central Processing Unit*)

CPU	Pentium II	Celeron 300	Celeron 300A	Pentium II Xeon
Architecture du noyau (core)	Elmarch (233,266,300) Deschutes (333,350,400,450)	Deschutes	Mendocino	??
Cache niveau 1 (L1)	32 Ko	32 Ko	32 Ko	32 Ko
Cache niveau 2 (L2)	512Ko sur carte fille	Aucun	128Ko intégrés au processeur	512 Ko, 1 Mo, 2 Mo externe
Fréq. de travail du cache L2	1/2 fréquence du processeur	n.a	fréquence du processeur	fréquence du processeur
Temps d'accès cache L2	233 à 300 : 7ns / 400 - 5ns 333 à 350 : 5.5ns / 450 - 4.4ns	n.a	n.a	?
Technologie de fabrication, cmos en :	0.35 micron (233 à 333) 0.25 micron (350 à 450)	0.25 micron	0.25 micron	0.25 micron puis 0.18 micron
Nombre de transistors	~7.5 millions	~7.5 millions	19 millions (cache L2 intégré)	~7.5 millions
Ram maxi adressable par cpu	4Gb	4Gb	4Gb	64Gb
Chipsets en usage (EX: Brook) / Ram maxi contrôlable par chipset	440LX ou BX / 512 Mo	440BX / 512 Mo	440BX / 512 Mo	450 NX ou 440GX / 8 Go
Multiprocessing SMP	oui, 2 processeurs maxi	non (avec modifs 2 maxi)	non (avec modifs 2 maxi)	oui, 4 puis 8 processeurs avec chipset Processeurs de Corelloy
Connecteur	Slot 1	Slot 1	Slot 1	Slot 2 (plus gros que le 1)

22

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Le disque dur (*Hard Drive*)

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>définition</p> <p>informatique</p> <p>périphériques</p> <p>les cartes</p> <p>mesures</p> <p>chiffres</p> <p>bus</p> <p>mémoire</p> <p>processeur</p> <p>disque dur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	

23
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Le disque dur: caractéristiques Poly

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>définition</p> <p>informatique</p> <p>périphériques</p> <p>les cartes</p> <p>mesures</p> <p>chiffres</p> <p>bus</p> <p>mémoire</p> <p>processeur</p> <p>disque dur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	<ul style="list-style-type: none"> • taux de transfert données (MBps) lues ou écrites sur le disque en un temps donné • temps de latence temps entre lequel le disque trouve la piste et où il trouve les données • temps d'accès temps que met la tête pour aller d'une piste à la piste suivante • temps d'accès moyen temps mis entre l'émission de l'ordre et la restitution de la donnée • densité radiale nombre de pistes par pouce (<i>tpi: Track per Inch</i>) • densité linéaire nombre de bits par pouce sur une piste donnée (<i>bpi: Bit per Inch</i>) • densité surfacique rapport de la densité linéaire sur la densité radiale
---	--

24
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr


Centre de Mathématiques Appliquées

Bref historique

poly

- Introduction
- Hardware
- Ordinateur
- Historique
- chiffres
- machines
- systèmes
- racines
- von neumann
- Puces et Boole
- Fonctionnement
- Software
- OS

Bibliographie:



Georges Ifrah

Histoire universelle des chiffres

L'intelligence des hommes racontée par les nombres et les calculs

ISBN tome 1: 2-22105-779-1

ISBN tome 2: 2-22107-837-3

ECOLE DES MINES DE PARIS

25



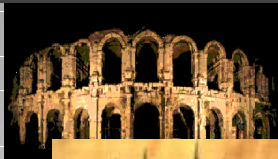



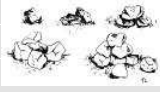
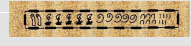
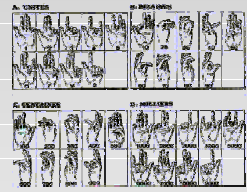
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

Les Hommes et les Chiffres

poly

- Introduction
- Hardware
- Ordinateur
- Historique
- chiffres
- machines
- systèmes
- racines
- von neumann
- Puces et Boole
- Fonctionnement
- Software
- OS

ECOLE DES MINES DE PARIS

26

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

poly

Les Hommes et les Calculs: Les machines à calculer

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Ordinateur
- Historique
- chiffres
- machines
- systèmes
- racines
- von neumann
- Puces et Boole
- Fonctionnement
- Software
- OS

The timeline shows the evolution of calculating tools: Sumerians (base 60, -3000), Babylone (base 60, -300), Europe (Al-Khawarezmi, 820), Ecosse (Neper log, 1614), Allemagne (Schickard machine, 1623), and Paris (Pascal machine, 1642). A vertical dashed line is placed at 1614. Images include a slide rule, a mechanical calculator, a Pascal calculator, and a slide rule.

Premiers travaux sur l'aide au calcul

27

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Les Hommes et les Calculs: Les systèmes de commandes automatiques

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Ordinateur
- Historique
- chiffres
- machines
- systèmes
- racines
- von neumann
- Puces et Boole
- Fonctionnement
- Software
- OS

The timeline shows key milestones: Paris (Jacquard program, 1805), Londres (Babbage machine, 1830), Londres (Boole algebra, 1854), USA (Hollerith calculator, 1890), and USA (Hollerith foundation of IBM, 1924). A portrait of Charles Babbage is shown above the 1830 mark. Images include a Jacquard loom, Babbage's Analytical Engine, a Hollerith calculator, and a modern laptop.

innovation

28

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Les Hommes et les Calculs: Naissance de l'Ordinateur

Introduction

Hardware

Ordinateur

Historique

chiffres

machines

systèmes

racines


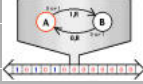

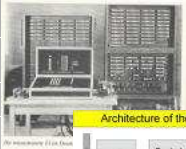


von neumann

Puces et Boole

Fonctionnement

Software

OS

Cryptographie et cryptanalyse
Turing casse les codes d'Enigma

MIT
Bush
machines analogiques
(signaux électriques)

1930

Cambridge
Turing
représentation abstraite
d'une machine

1936

MIT
Shannon
théorie de l'information
(Boole + Leibniz)

1938


Berlin
Zuse
Z3 / Z4
conception de missiles

1941

IBM&Harvard
Aiken
Mark I
(système décimal)

1944

Machines binaires: tubes à vide, pièces électromécaniques



29

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Les Hommes et les Calculs: Naissance de l'Ordinateur

Introduction

Hardware

Ordinateur

Historique

chiffres

machines

systèmes

racines


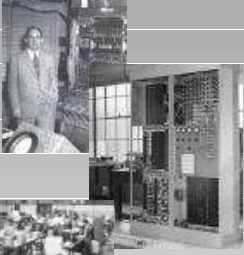



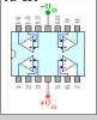

von neumann

Puces et Boole

Fonctionnement

Software

OS

USA
Von Neumann
EDVAC
structure des ordinateurs modernes


1945

USA
Eckert&Mauchly
ENIAC
machine électronique

1950

Cambridge
Wilkes
EDSAC
premier ordinateur électronique

Evolution croissante des ordinateurs:
miniaturisation des composants électroniques



30

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Systèmes et bases

	base	systeme	Exemple
Introduction	1		doigts, cailloux, entailles
Hardware	2	binaire	logique symbolique, ordinateurs
Ordinateur	5	quinaire	aztèques
Historique	7		notes de musique, jours
chiffres	8	octal	ordinateurs
machines	10	décimal	adopté par l'Homme
systemes	12		notes, monnaie, mesures, mois
racines	16	hexadécimal	ordinateurs
von neumann	20		mayas
Puces et Boole	24		heures
Fonctionnement	60	sexagésimal	degrés, minutes
Software			
OS			

31

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Racines de l'ordinateur

```

    graph TD
      Schickard --> Babbage
      Falcon --> Babbage
      Pascal --> Babbage
      Jacquard --> Babbage
      Leibniz --> Babbage
      Leibniz --> VonNeumann
      Boole --> VonNeumann
      Shannon --> VonNeumann
      Turing --> VonNeumann
      Zuse --> VonNeumann
      Hollerith --> VonNeumann
      Babbage --> VonNeumann
      VonNeumann --> Wilkes
      VonNeumann --> IndustrieInformatique
  
```

The diagram illustrates the lineage of computer science. It starts with 'Mécanisation de l'arithmétique' (Schickard, Pascal) and 'Automates' (Falcon, Jacquard) leading to Babbage. Babbage is also influenced by 'Logique Mathématique' (Leibniz). From Babbage, the path goes to Von Neumann, influenced by 'mécanique' (Leibniz) and 'électromécanique' (Leibniz). Von Neumann is also influenced by 'électronique' (Leibniz). Von Neumann leads to 'Industrie Informatique' through Wilkes. Other influences on Von Neumann include Boole, Shannon, Turing, and Zuse.

32

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Architecture classique des ordinateurs: architecture de Von Neumann

innovation

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>Historique</p> <p>chiffres</p> <p>machines</p> <p>systèmes</p> <p>racines</p> <p>von neumann</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	<ul style="list-style-type: none"> • machine <i>universelle</i> contrôlée par <i>programme</i> • instructions du programme codées en <i>binaire</i> • instructions du programme <i>enregistrées en mémoire</i> • instructions exécutées en <i>séquence</i> • instructions permettant la <i>rupture de séquence</i>: les interruptions <p style="text-align: center;">bouger la souris, appuyer sur une touche du clavier</p>
---	---

33
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Architecture de Von Neumann: schéma général

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>Historique</p> <p>chiffres</p> <p>machines</p> <p>systèmes</p> <p>racines</p> <p>von neumann</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>Software</p> <p>OS</p>	<p>The diagram illustrates the Von Neumann architecture. At the top, three boxes represent the 'Unité arithmétique et logique (ALU)', 'Mémoires', and 'Unité de commande'. Below these is a horizontal double-headed arrow labeled 'BUSses'. Underneath the bus are boxes for 'Entrées' and 'Sorties'. At the bottom right is a box for 'horloge du CPU' with a square wave symbol. Vertical double-headed arrows connect the ALU, Memories, and Command Unit to the bus. Vertical double-headed arrows also connect the bus to the Inputs and Outputs. An arrow points from the CPU clock to the bus.</p>
<ul style="list-style-type: none"> • BUSses : liaison entre des différents modules • horloge du CPU : cadence du traitement des données • ALU : opérateurs câblés du +, *, ... • mémoires : programme chargé en cours d'exécution, stockage des résultats, ... • unité de commande : contrôle l'exécution du programme • entrées/sorties : contrôleurs de périphériques, cartes, ... 	

34
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Architecture de Von Neumann:
schéma général: exemple

poly


Centre de Mathématiques Appliquées

Introduction
Hardware
Ordinateur
Historique
chiffres
machines
systèmes
racines
von neumann
Puces et Boole
Fonctionnement
Software
OS

Ecrire à l'écran la somme de deux nombre entrés au clavier

Programme:

1. Attendre l'entrée au clavier du premier nombre
2. Lire le premier nombre
3. Attendre l'entrée au clavier du deuxième nombre
4. Lire le deuxième nombre
5. Additionner les deux nombres
6. Afficher le résultat à l'écran


35
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Architecture de Von Neumann:
schéma général: exemple

poly

Centre de Mathématiques Appliquées

Introduction
Hardware
Ordinateur
Historique
chiffres
machines
systèmes
racines
von neumann
Puces et Boole
Fonctionnement
Software
OS

Charger le programme en mémoire centrale (RAM)

Mémoires

Unité arithmétique et logique (ALU)

Unité de commande


Entrées

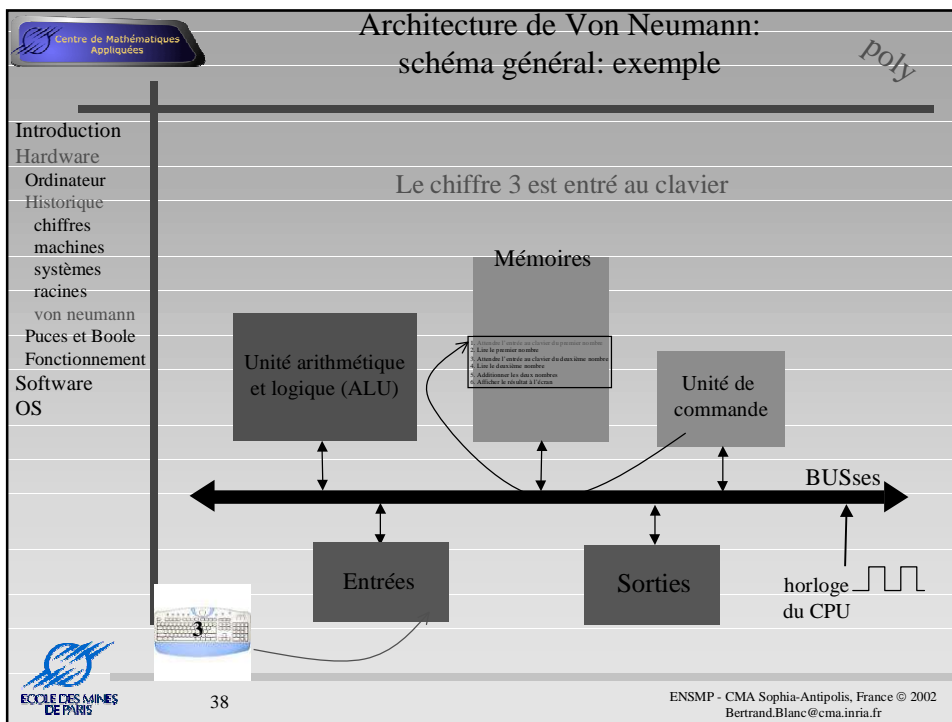
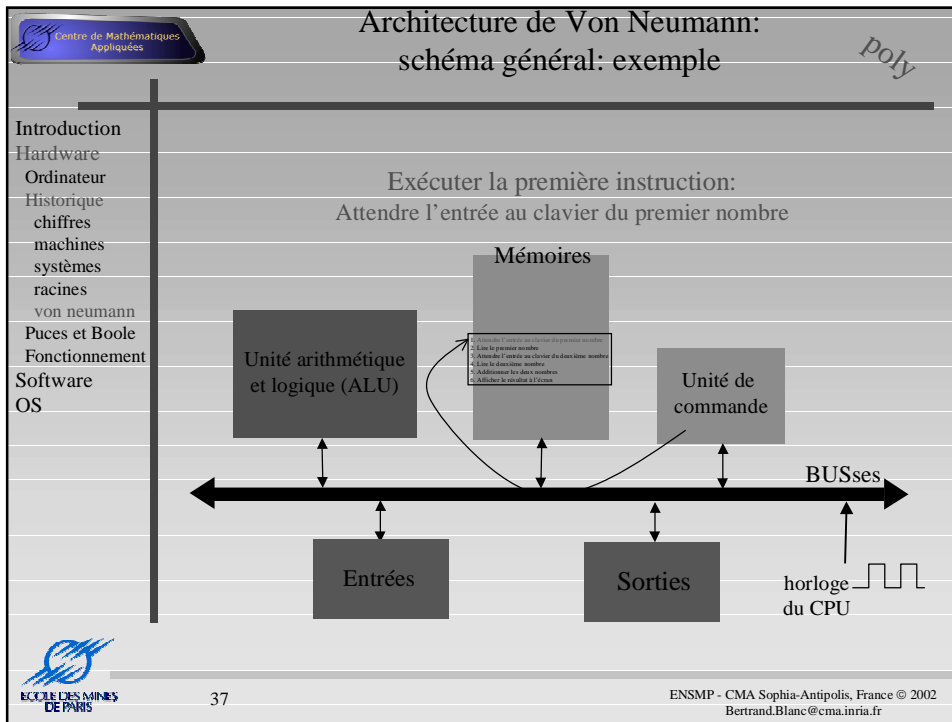
Sorties

BUSses

horloge du CPU

1. Attendre l'entrée au clavier du premier nombre
 2. Lire le premier nombre
 3. Attendre l'entrée au clavier du deuxième nombre
 4. Lire le deuxième nombre
 5. Additionner les deux nombres
 6. Afficher le résultat à l'écran


36
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Architecture de Von Neumann:
schéma général: exemple

poly

Centre de Mathématiques Appliquées

Introduction

Hardware

Ordinateur

Historique

chiffres

machines

systèmes

racines

von neumann

Puces et Boole

Fonctionnement

Software

OS

ECOLE DES MINES DE PARIS

Le chiffre 3 est stocké en binaire à un emplacement mémoire précis

Mémoires
 1. Lire le premier nombre
 2. Lire le premier nombre
 3. Attendre l'arrivée du caractère de données nombre
 4. Lire le deuxième nombre
 5. Additionner les deux nombres
 6. Afficher le résultat à l'écran

Unité arithmétique et logique (ALU) **Unité de commande**

Entrées **Sorties**

BUSSES

horloge du CPU

39

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Architecture de Von Neumann:
schéma général: exemple

poly

Centre de Mathématiques Appliquées

Introduction

Hardware

Ordinateur

Historique

chiffres

machines

systèmes

racines

von neumann

Puces et Boole

Fonctionnement

Software

OS

ECOLE DES MINES DE PARIS

Une interruption « clavier » avertit l'unité de commande qu'un chiffre est disponible

Mémoires
 1. Lire le premier nombre
 2. Lire le premier nombre
 3. Attendre l'arrivée du caractère de données nombre
 4. Lire le deuxième nombre
 5. Additionner les deux nombres
 6. Afficher le résultat à l'écran

Unité arithmétique et logique (ALU) **Unité de commande**

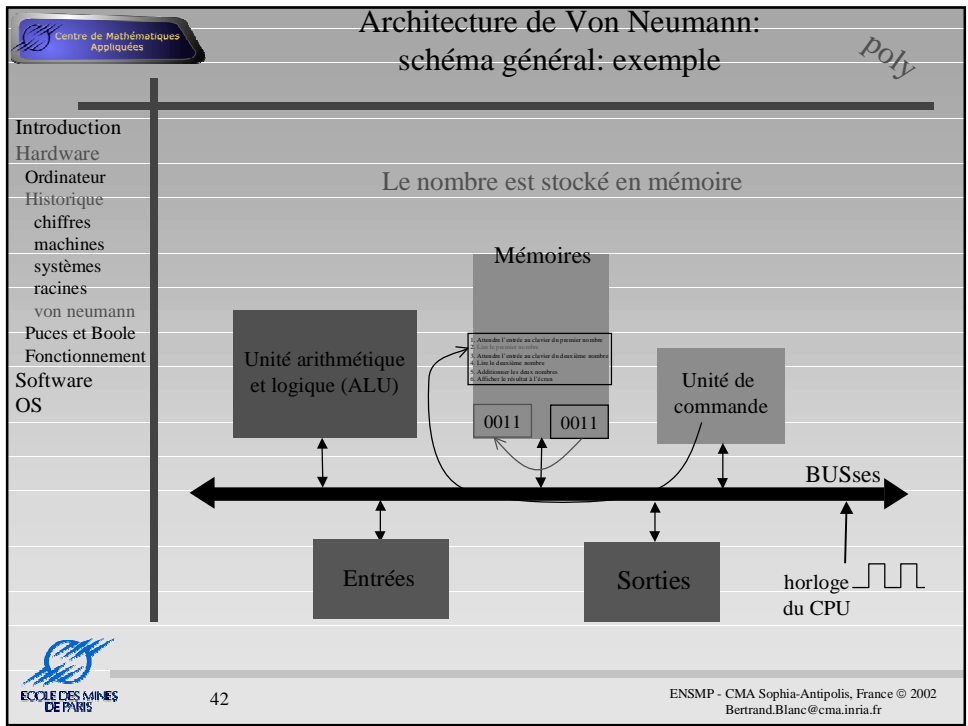
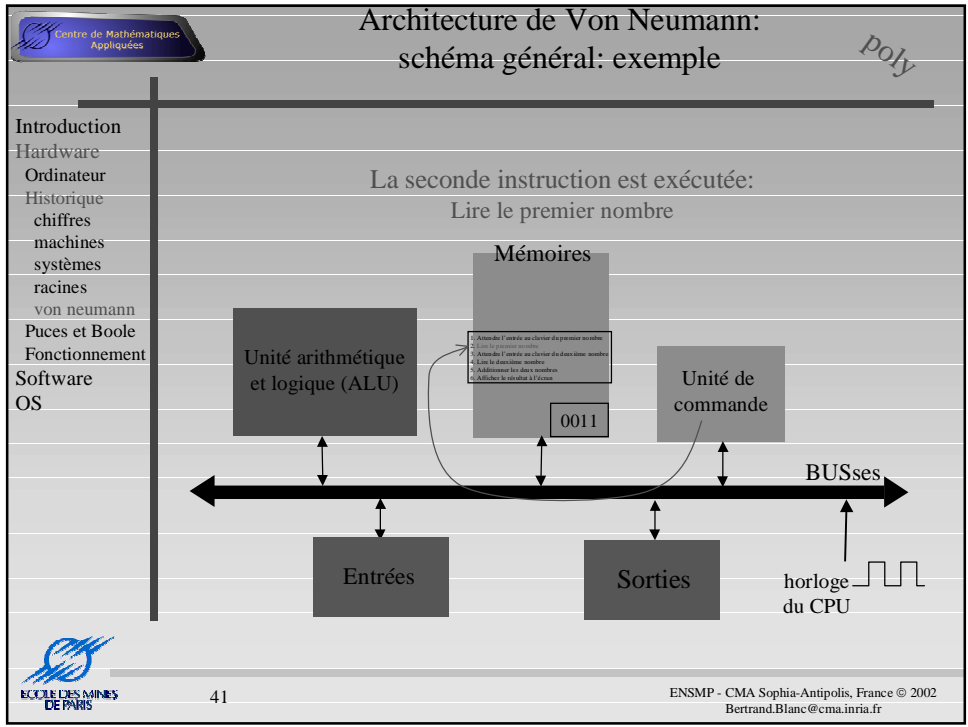
Entrées **Sorties**

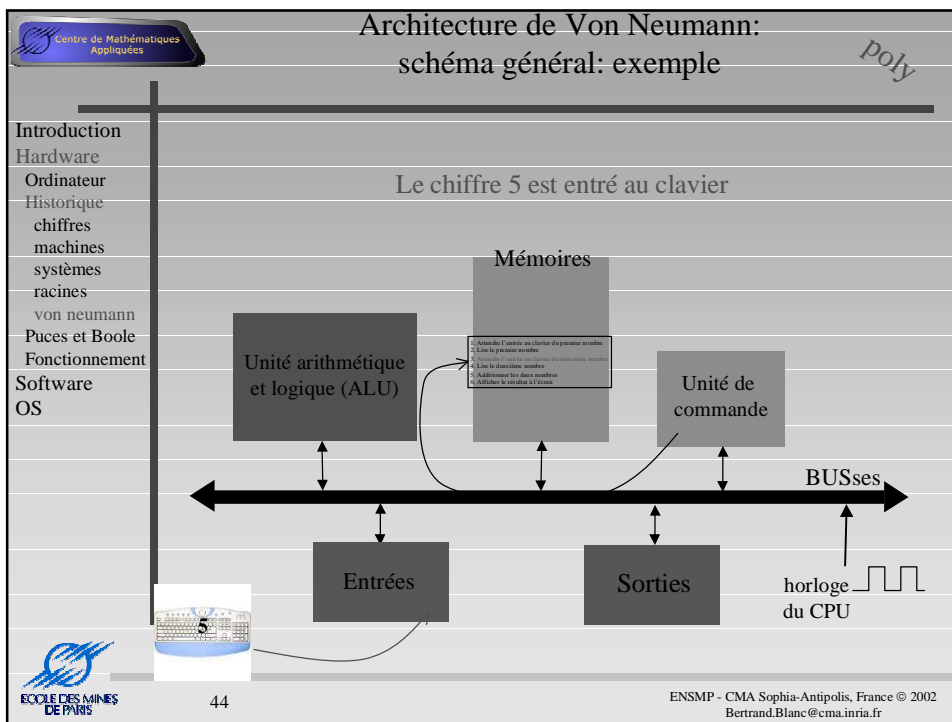
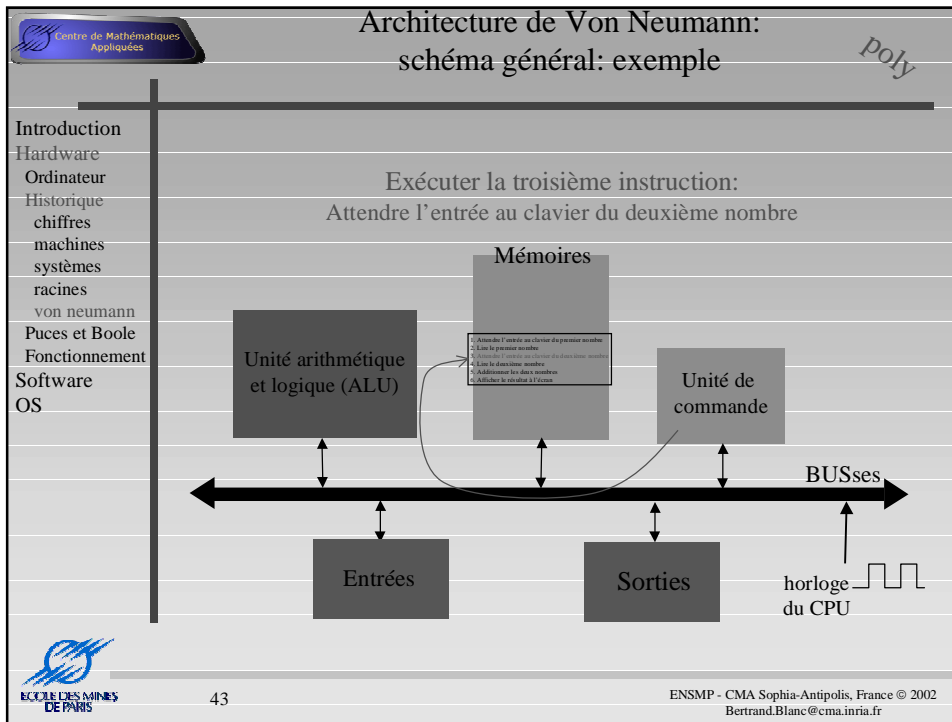
BUSSES

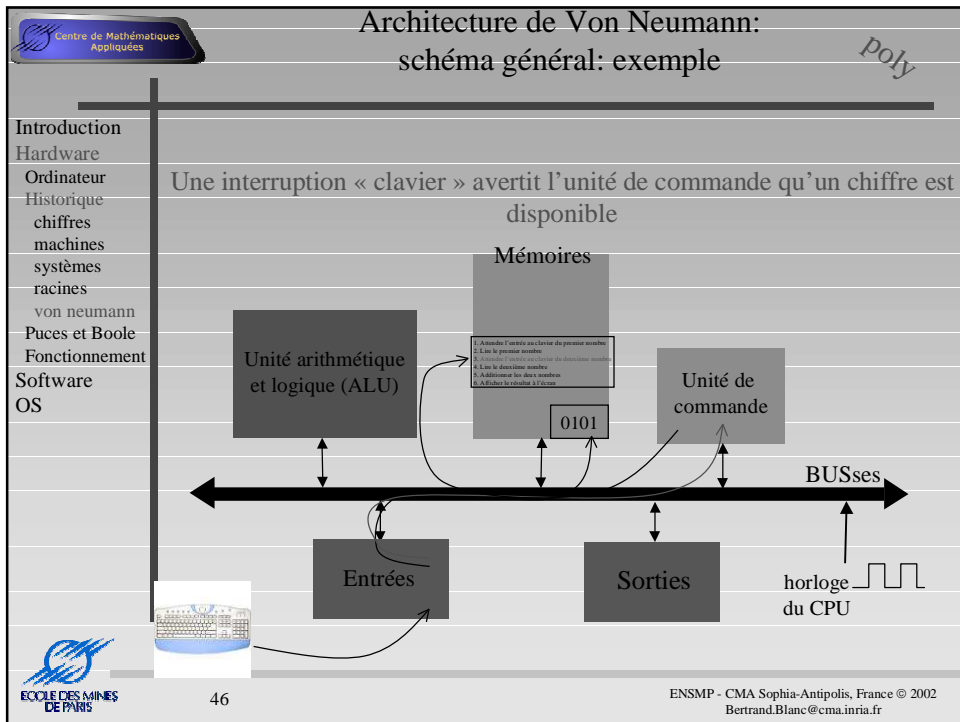
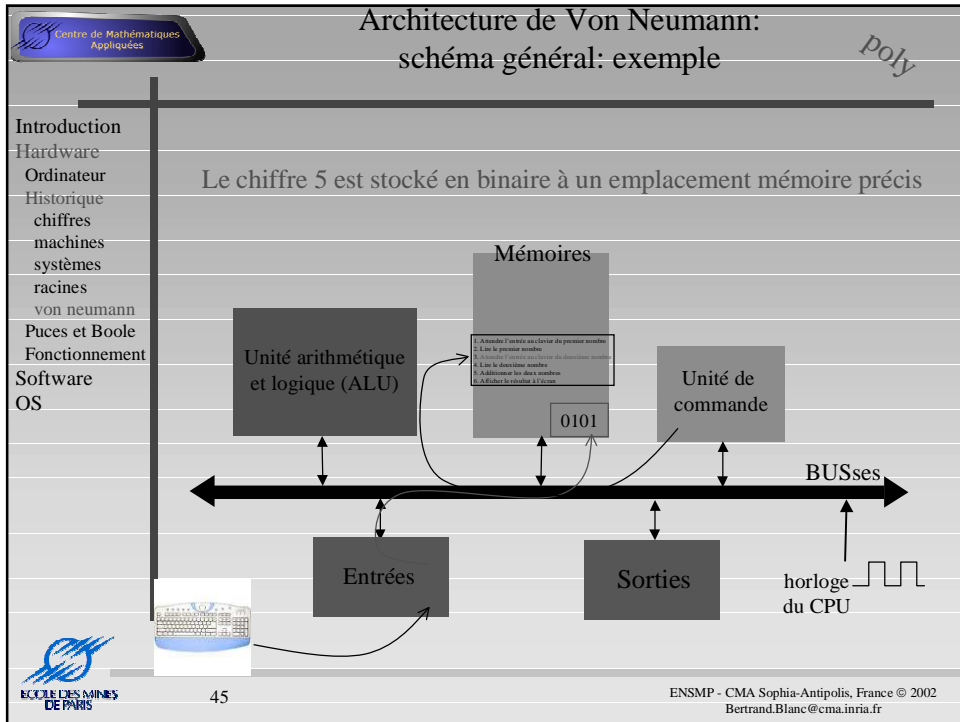
horloge du CPU

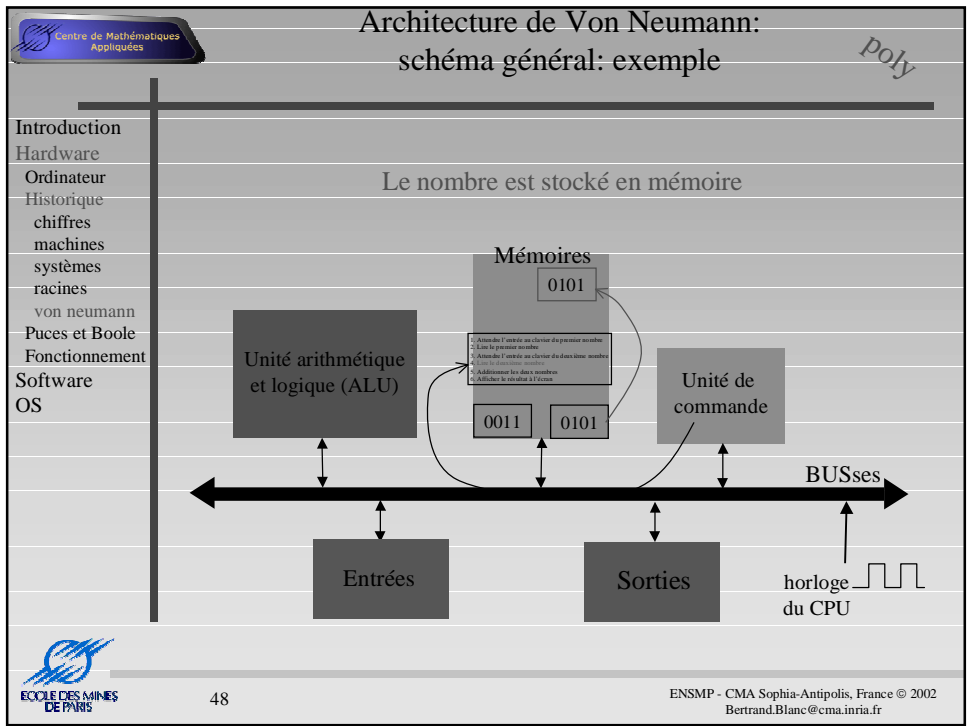
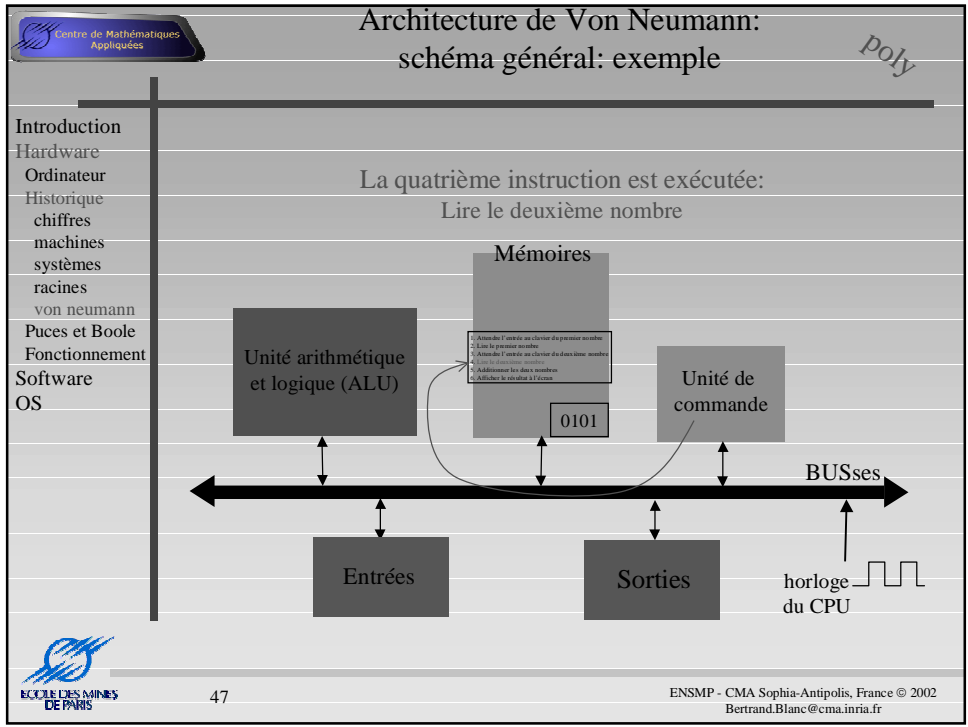
40

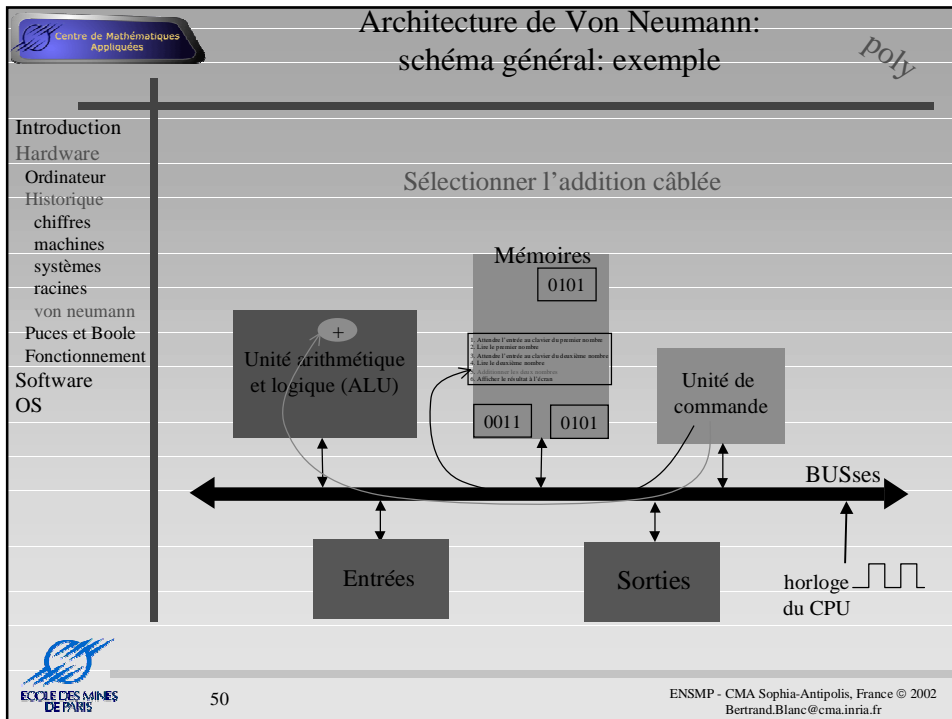
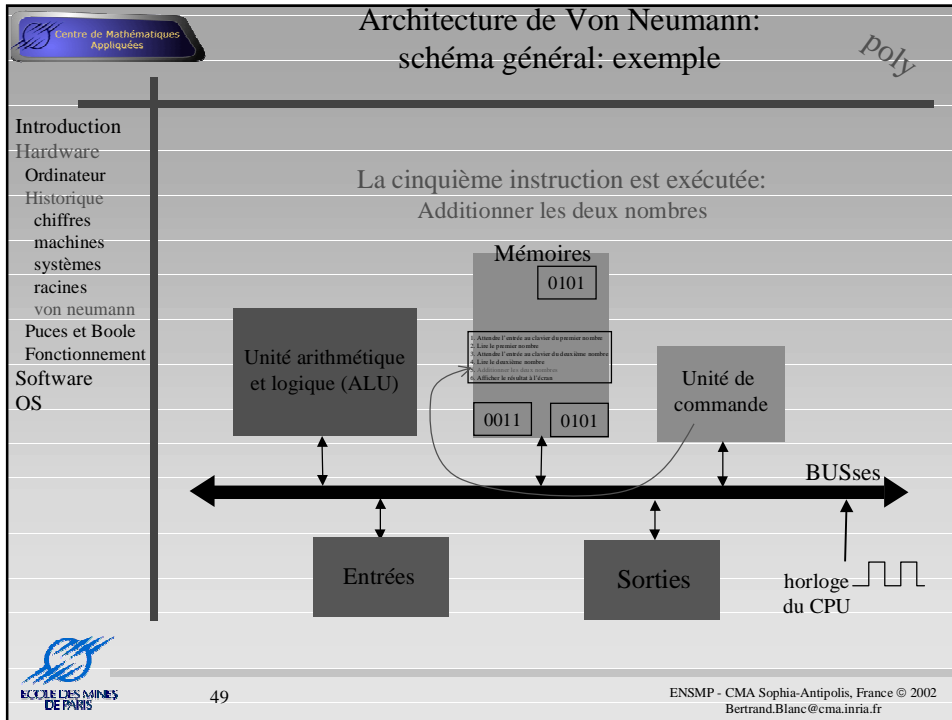
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

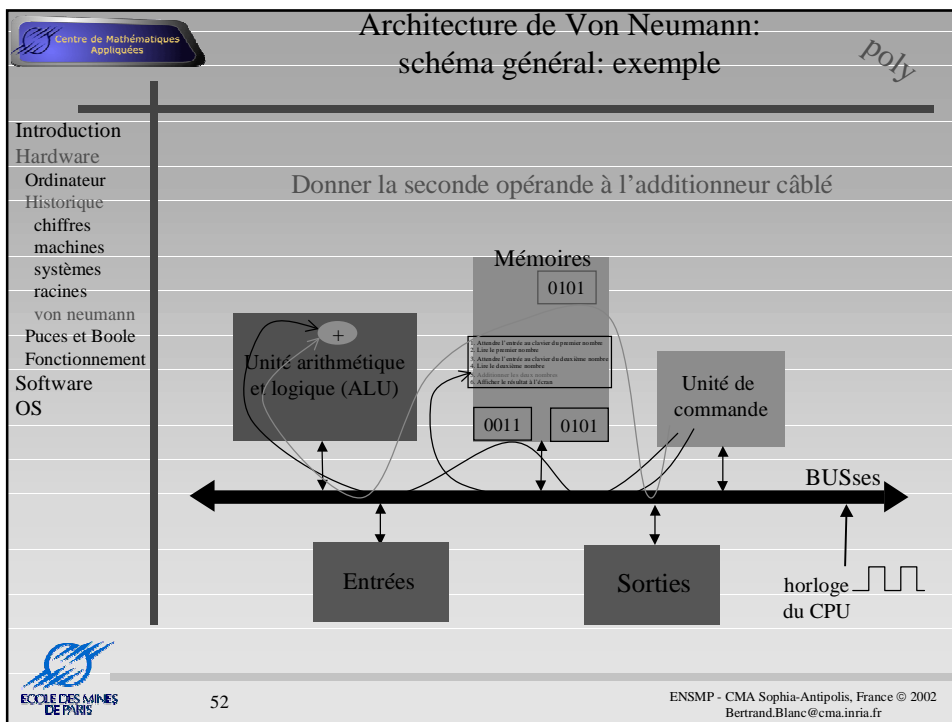
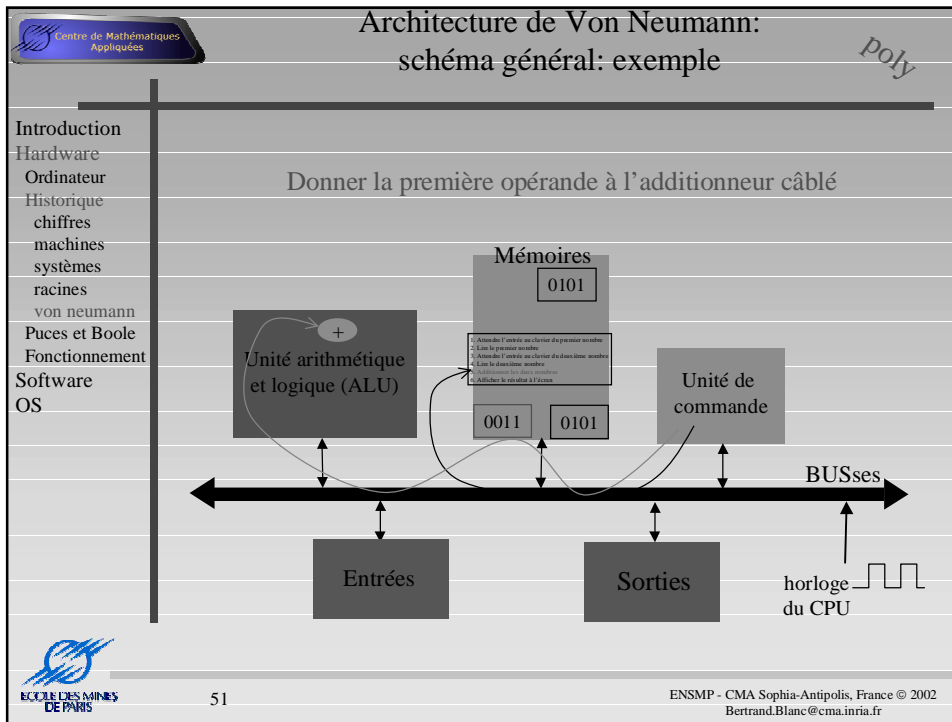


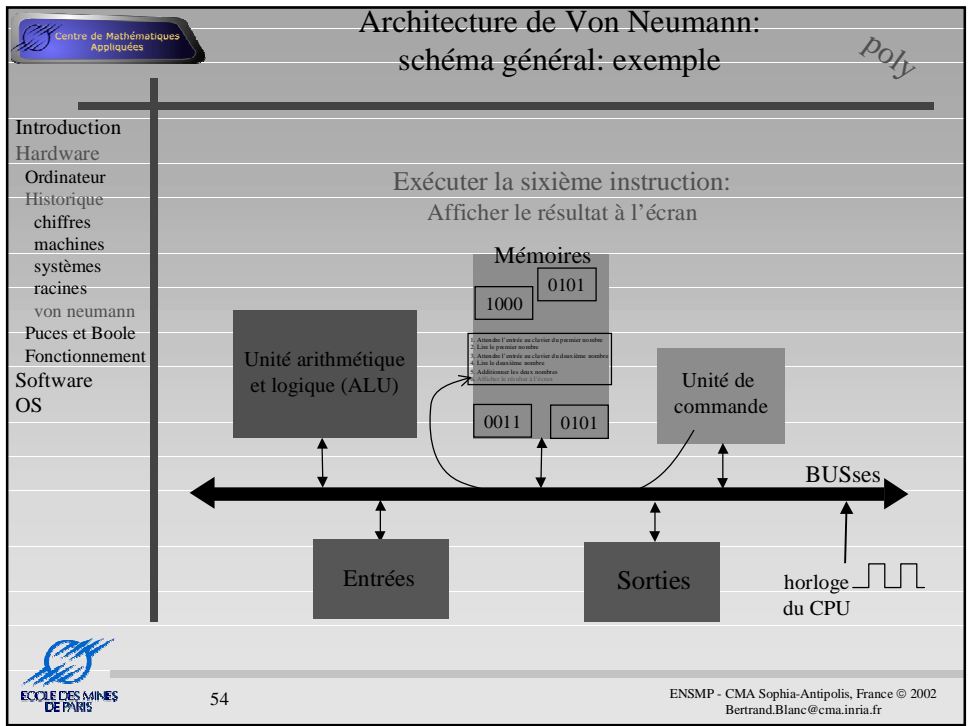
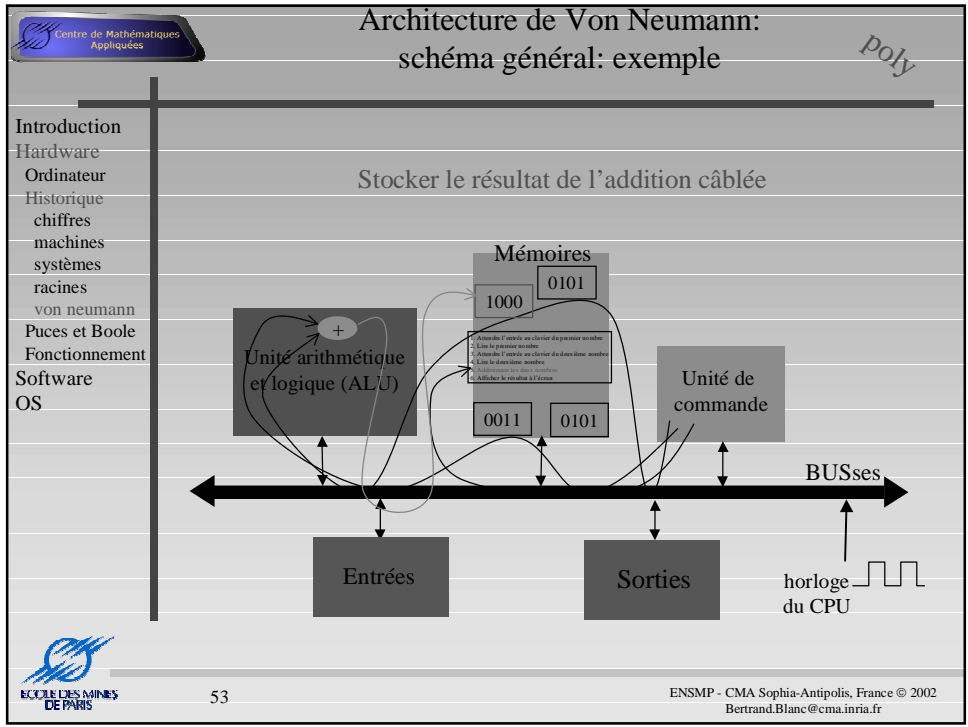


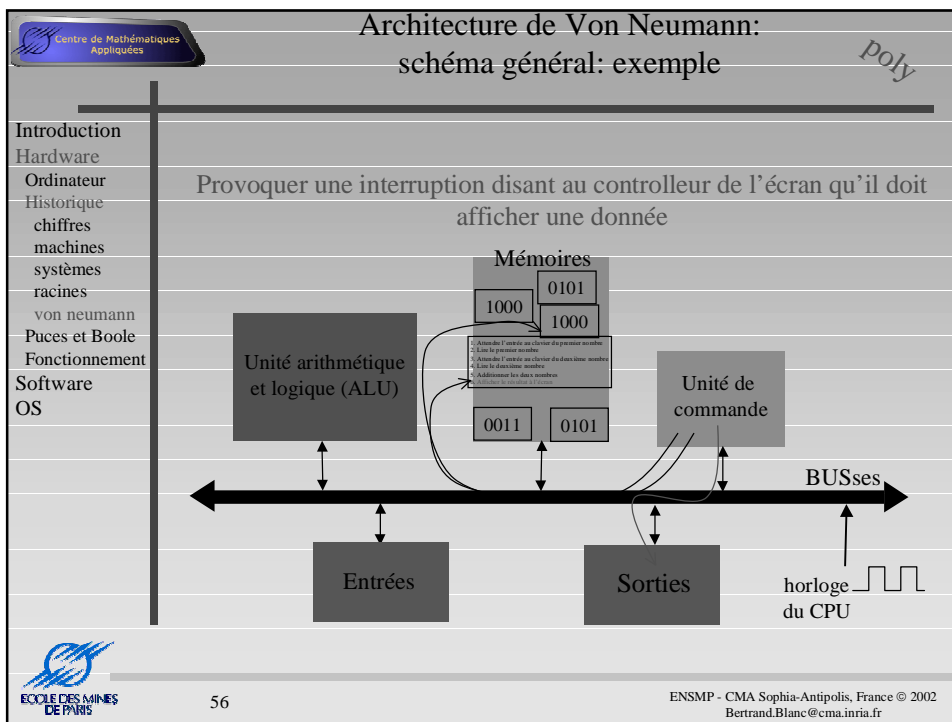
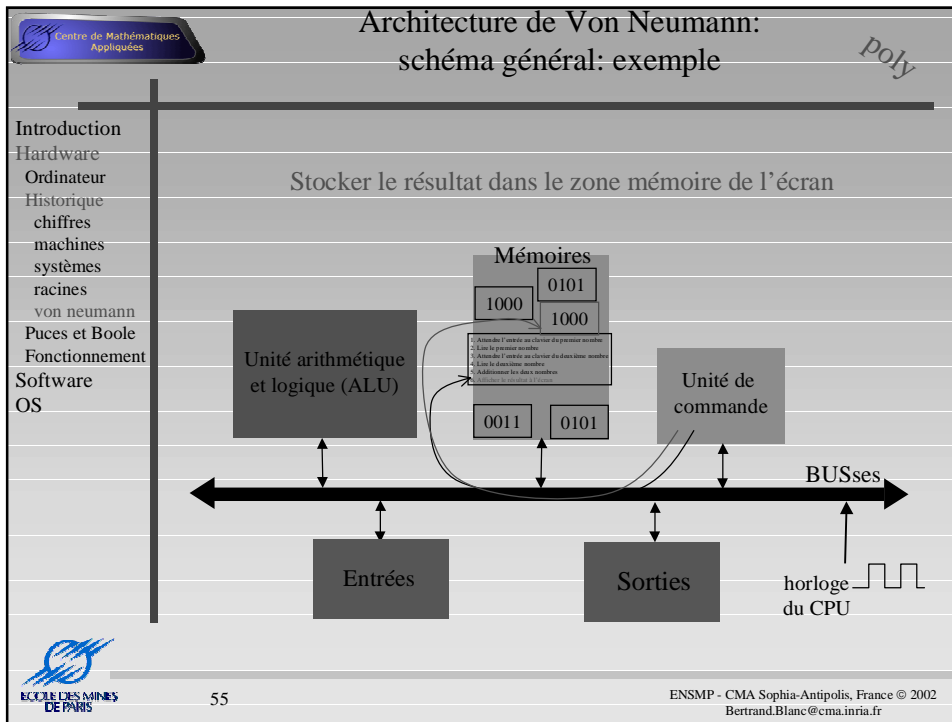


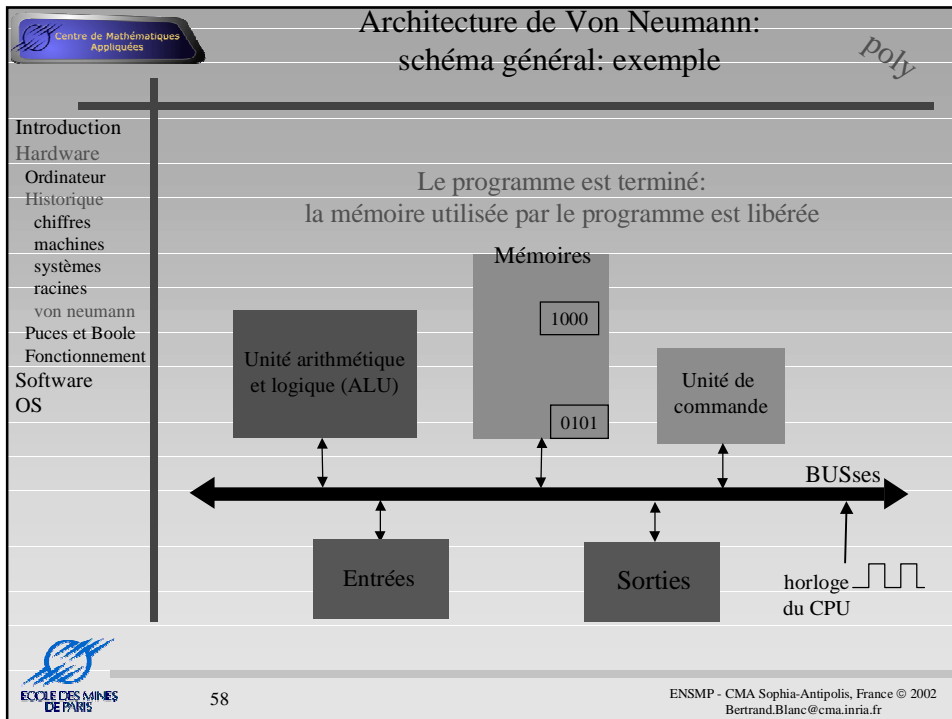
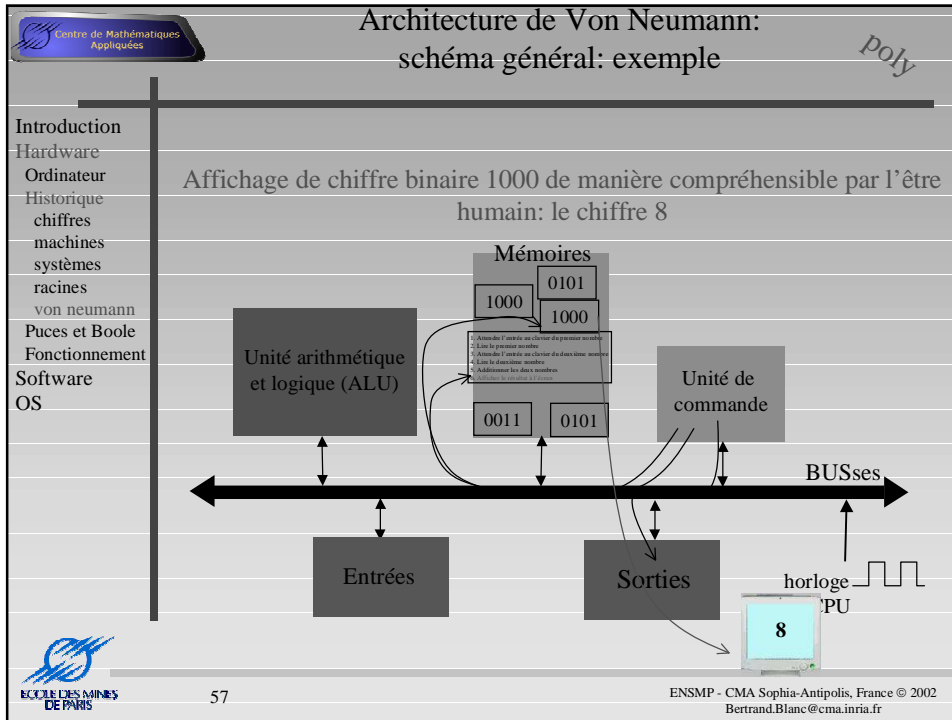












poly

Puces et algèbre de Boole

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire



transistor

algèbre

Fonctionnement


Software

OS

Jean Vuillemin

Théorie des technologies de l'information



59

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Puces, portes logiques & transistors

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire








transistor


algèbre

Fonctionnement

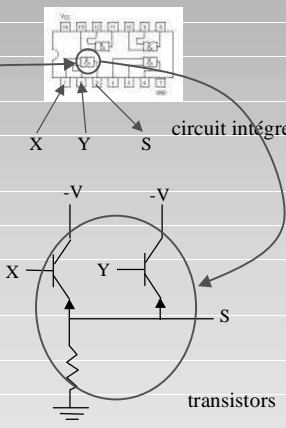
Software

OS

FONCTION	SYMBOLE	TABLE DE VERITE	EQUATION LOGIQUE															
OUI		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	X	Y	S	0	0	0	0	1	1	1	0	0	1	1	1	$S = X$
X	Y	S																
0	0	0																
0	1	1																
1	0	0																
1	1	1																
NON		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	X	Y	S	0	0	1	0	1	0	1	0	1	1	1	0	$S = \bar{X}$
X	Y	S																
0	0	1																
0	1	0																
1	0	1																
1	1	0																
ET		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	X	Y	S	0	0	0	0	1	0	1	0	0	1	1	1	$S = XY$
X	Y	S																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
ET-NON NAND		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	X	Y	S	0	0	1	0	1	1	1	0	1	1	1	0	$S = \overline{XY}$
X	Y	S																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
OU		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	X	Y	S	0	0	0	0	1	1	1	0	1	1	1	1	$S = X + Y$
X	Y	S																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
NI NOR		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	X	Y	S	0	0	1	0	1	0	1	0	0	1	1	0	$S = \overline{X + Y}$
X	Y	S																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
OU EXCLUSIF		<table border="1" style="font-size: 8px;"><tr><td>X</td><td>Y</td><td>S</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	X	Y	S	0	0	0	0	1	1	1	0	1	1	1	0	$S = XY + \bar{X}\bar{Y}$ $S = X \oplus Y$
X	Y	S																
0	0	0																
0	1	1																
1	0	1																
1	1	0																




puce



circuit intégré

transistors



60

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Portes logiques:
exemple de l'additionneur câblé de l'ALU

poly

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

schéma

table

logique

électronique

puce

mémoire

transistor

algèbre

Fonctionnement

Software

OS

Schéma de l'additionneur câblé 4 bits

Additionnons 3 et 5:
 $3 = a_3 a_2 a_1 a_0 = 0011$ et $5 = b_3 b_2 b_1 b_0 = 0101$
 La somme est $S_3 S_2 S_1 S_0 = 1000 = 8$

61

ENSMSP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Portes logiques:
exemple de l'additionneur câblé de l'ALU

poly

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

schéma

table

logique

électronique

puce

mémoire

transistor

algèbre

Fonctionnement

Software

OS

Table de vérité

a_i	b_i	$cout_{i-1}$	S_i	$cout_i$
1	1	1	1	1
1	1	0	0	1
1	0	1	0	1
1	0	0	1	0
0	1	1	0	1
0	1	0	1	0
0	0	1	1	0
0	0	0	0	0

Equations logiques

$S_i = a_i * b_i * cout_{i-1} + a_i \oplus b_i \oplus cout_{i-1}$
 $cout_i = a_i * b_i + a_i * cout_{i-1} + b_i * cout_{i-1}$

or
xor
and

62

ENSMSP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Portes logiques:
exemple de l'additionneur câblé de l'ALU

poly

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Ordinateur
- Historique
- Puces et Boole
- portes
- exemple
- schéma
- table
- logique
- électronique
- puce
- mémoire
- transistor
- algèbre
- Fonctionnement
- Software
- OS

Circuit logique

$S_i = a_i * b_i * cout_{i-1} + a_i \oplus b_i \oplus cout_{i-1}$
 $cout_i = a_i * b_i + a_i * cout_{i-1} + b_i * cout_{i-1}$

S_i

$cout_i$

63

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Portes logiques:
exemple de l'additionneur câblé de l'ALU

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Ordinateur
- Historique
- Puces et Boole
- portes
- exemple
- schéma
- table
- logique
- électronique
- puce
- mémoire
- transistor
- algèbre
- Fonctionnement
- Software
- OS

Circuit électronique

problèmes de placement-routage

cadence

S_i

$cout_i$

64

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Les puces: circuits intégrés

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire

transistor

algèbre

Fonctionnement

Software

OS

technologie **cadence**

- cylindre de cristal de silicium (20-30 cm de diamètre)
- découpage en tranches (*wafers*) de 0,5mm d'épaisseur
- implantation d'une centaine de *chips* contenant des millions de transistors
- test des puces
- découpage en plaquettes
- insertion dans un boîtier et câblage (circuit intégré)

65

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

La mémoire: bascules (flip-flop)

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire

transistor

algèbre

Fonctionnement

Software

OS

Information rémanente sur un coup d'horloge

Entrées		Sorties	
CK	D	Q _{n+1}	Q̄ _{n+1}
0	X	Q _n	Q̄ _n
1	X	Q _n	Q̄ _n
↓	X	Q _n	Q̄ _n
↑	0	0	1
↑	1	1	0

66

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

L'électronique: transistors

Centre de Mathématiques Appliquées

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire

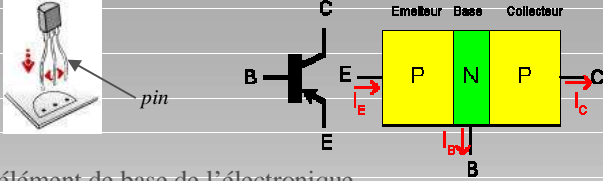
transistor

algèbre

Fonctionnement

Software

OS



pin


- élément de base de l'électronique
- interrupteur commandé

En fonctionnement normal, le *courant principal* passe de l'*émetteur* au *collecteur*. Il est commandé par un courant beaucoup plus faible le *courant de base*.

L'intérêt du dispositif est de commander le courant collecteur par un courant de base beaucoup plus faible .

- représentation du *bit*
 - pas de courant électrique → 0 logique
 - passage du courant électrique → 1 logique

En électronique logique, les transistor sont utilisés en commutant le transistor de l'état bloqué (courant collecteur nul) à l'état saturé (courant collecteur important).



67

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Algèbre de Boole

Centre de Mathématiques Appliquées

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

portes

exemple

puce

mémoire

transistor

algèbre


Fonctionnement

Software

OS

Fonctions logiques de variables logiques (valeurs 0 ou 1)

constantes	$a \text{ or } 0 = a$	$a \text{ and } 0 = 0$
	$a \text{ or } 1 = 1$	$a \text{ and } 1 = a$
idempotence	$a \text{ or } a = a$	$a \text{ and } a = a$
complémentation	$a \text{ or } (\text{not } a) = 1$	$a \text{ and } (\text{not } a) = 0$
commutativité	$a \text{ or } b = b \text{ or } a$	$a \text{ and } b = b \text{ and } a$
distributivité	$a \text{ or } (b \text{ and } c) = (a \text{ or } b) \text{ and } (a \text{ or } c)$	$a \text{ and } (b \text{ or } c) = (a \text{ and } b) \text{ or } (a \text{ and } c)$
associativité	$a \text{ or } (b \text{ or } c) = (a \text{ or } b) \text{ or } c$	$a \text{ and } (b \text{ and } c) = (a \text{ and } b) \text{ and } c$
De Morgan	$\text{not } (a \text{ and } b) = (\text{not } a) \text{ or } (\text{not } b)$	$\text{not } (a \text{ or } b) = (\text{not } a) \text{ and } (\text{not } b)$



68

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Fonctionnement d'un micro-ordinateur

Introduction
 Hardware
 Ordinateur
 Historique
 Puces et Boole
 Fonctionnement
 architecture
 bus
 processeur
 registres
 instructions
 séquenceur
 évolution
 interruptions
 DMA
 Software
 OS

The diagram illustrates the internal components of a micro-ordinateur. At the center is the 'Processeur, unité centrale'. It is connected to 'Mémoires vives RAM' and 'Mémoires mortes ROM'. Below the processor is the 'Interfaces d'entrées / sorties', which connects to 'Périphériques' including a hard drive, a monitor, and a keyboard. Three buses are shown: a red bus for data ('bus de données'), a green bus for addresses ('bus d'adresses'), and a purple bus for commands ('bus de commandes').

Centre de Mathématiques Appliquées

ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

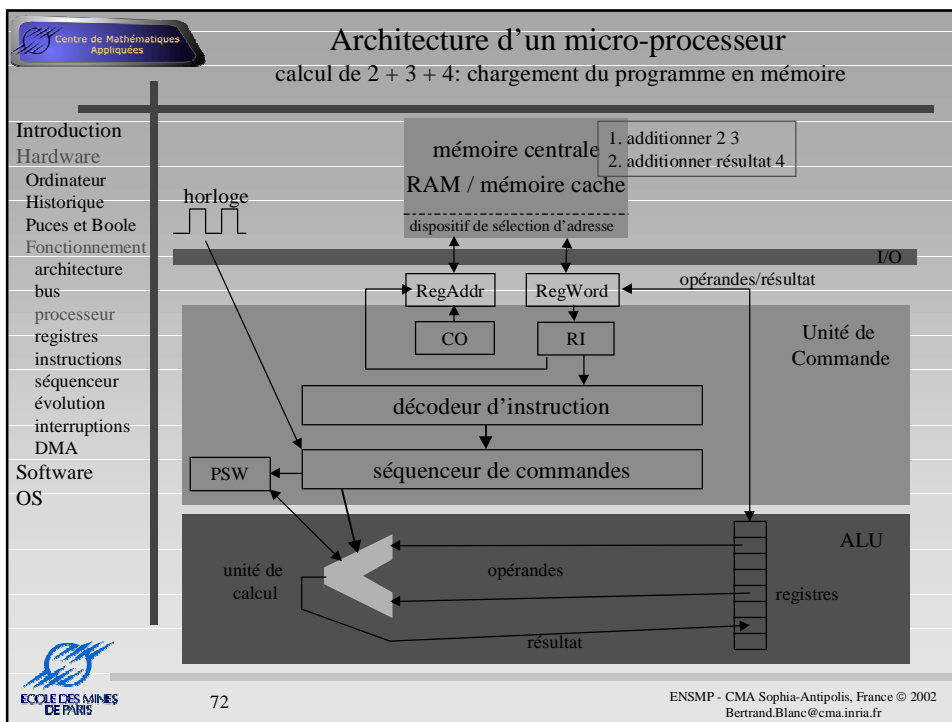
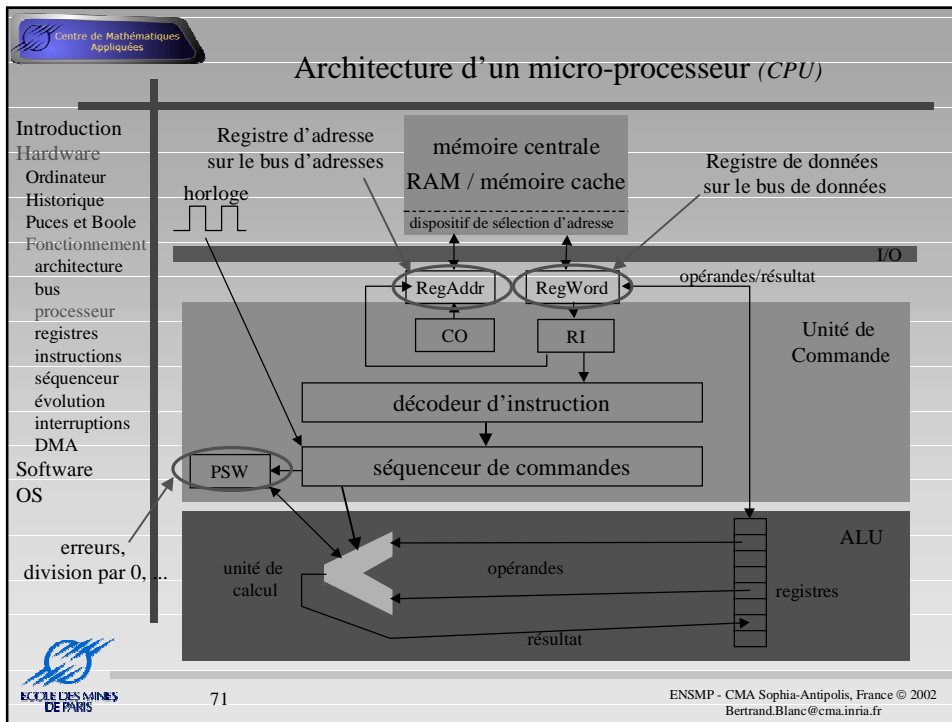
Les bus

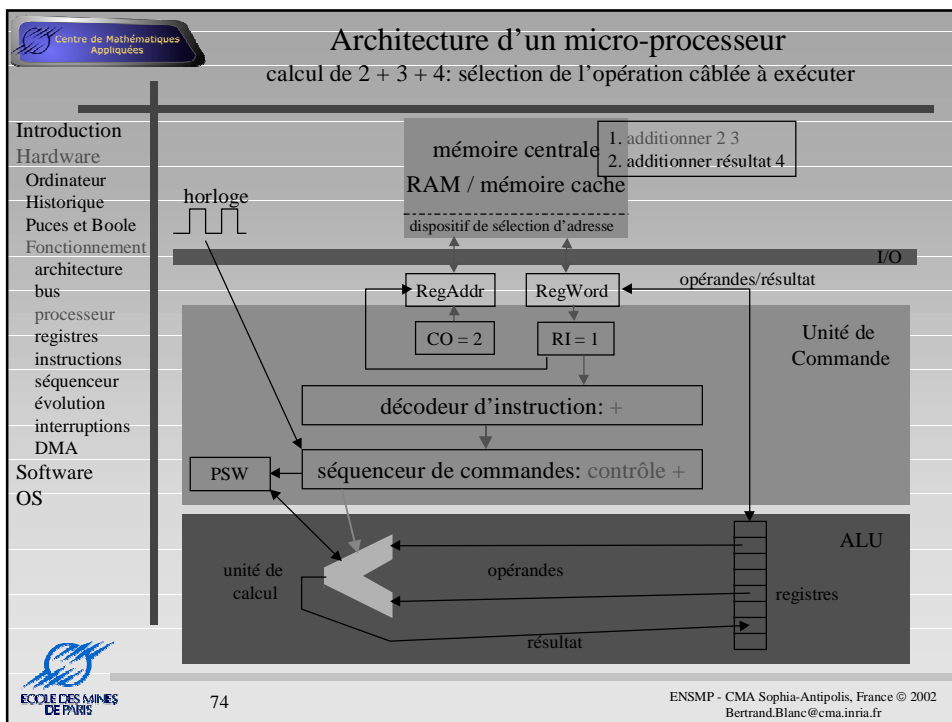
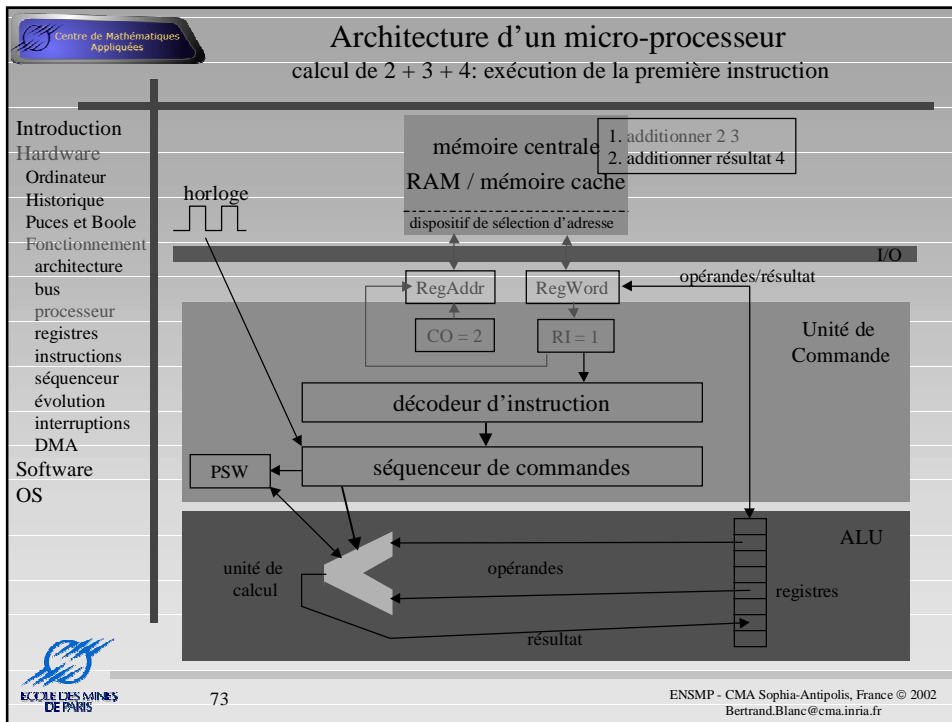
Introduction
 Hardware
 Ordinateur
 Historique
 Puces et Boole
 Fonctionnement
 architecture
 bus
 processeur
 registres
 instructions
 séquenceur
 évolution
 interruptions
 DMA
 Software
 OS

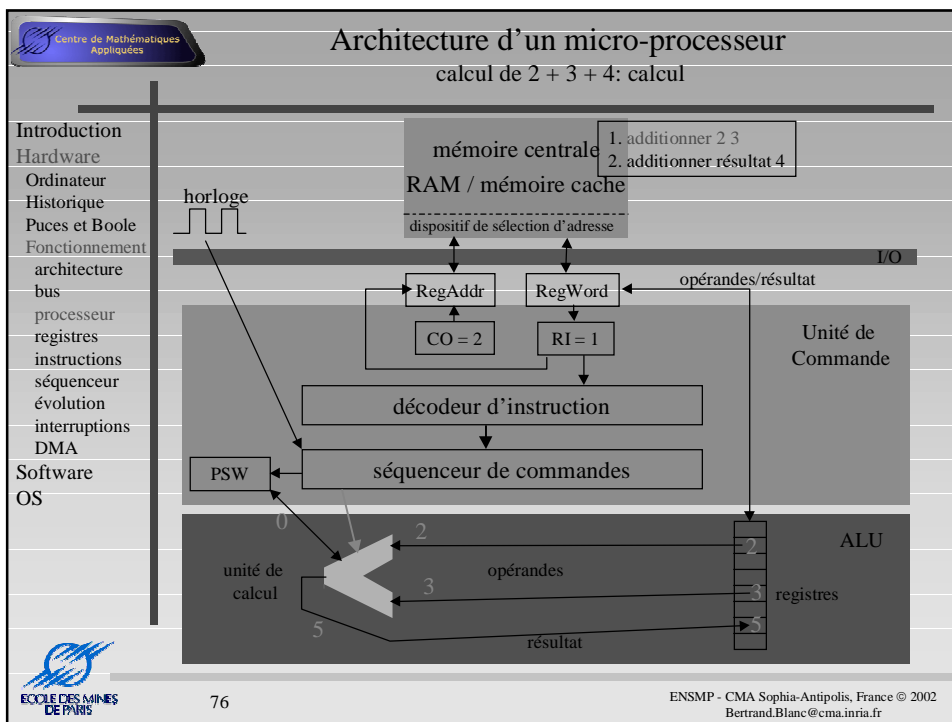
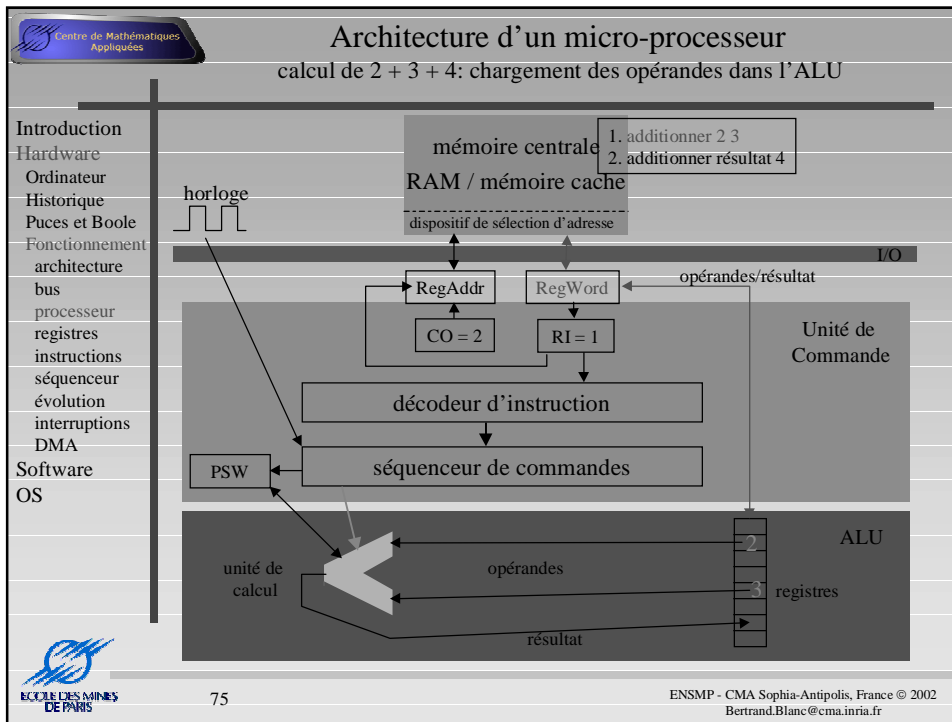
- **Bus de données:**
il transporte les données
- **Bus d'adresses:**
il dit où aller chercher les données ou où aller les stocker
- **Bus de commandes:**
il véhicule des signaux:
signaux d'interruption, signaux d'horloge, signaux de lecture/écriture, ...

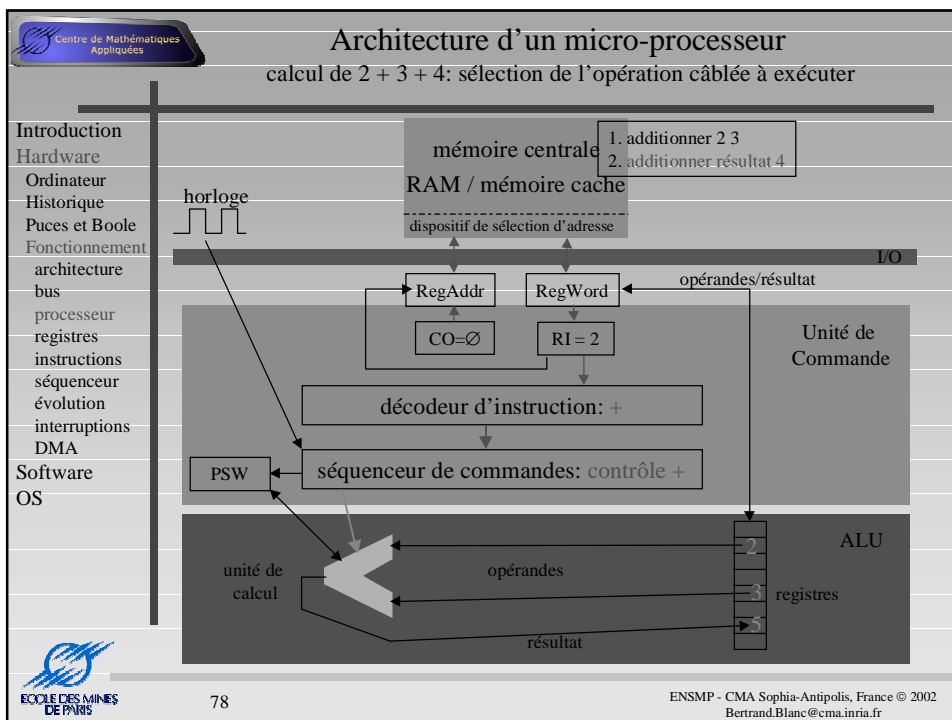
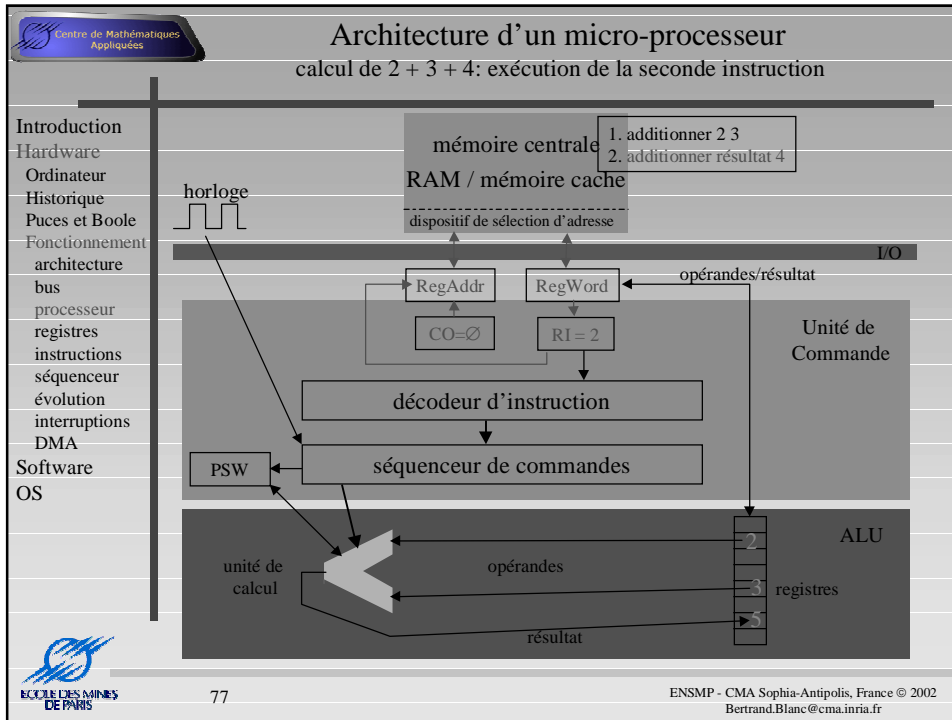
Centre de Mathématiques Appliquées

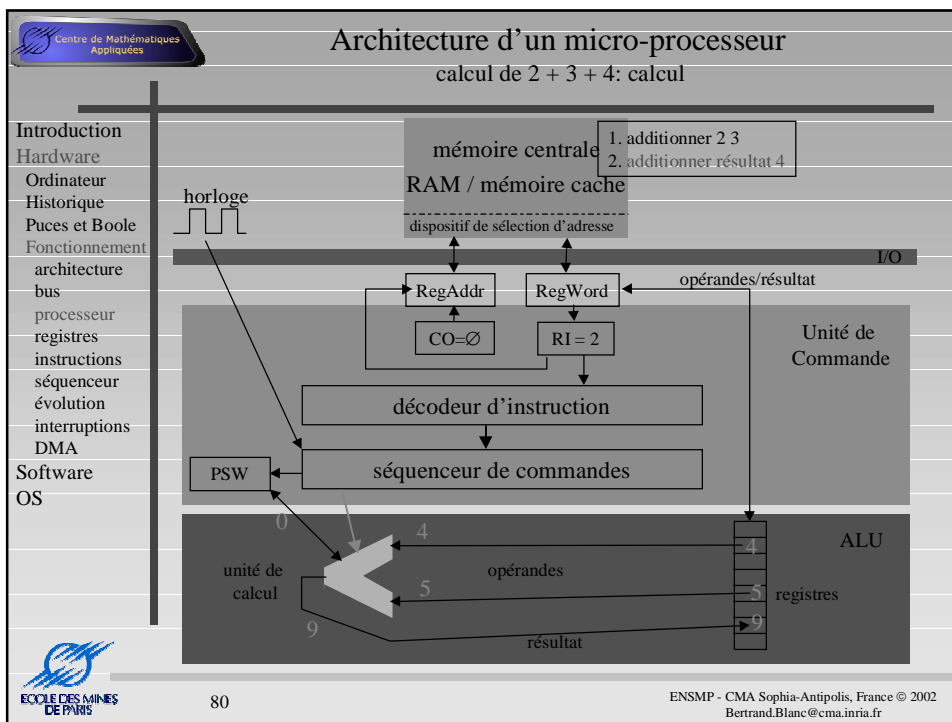
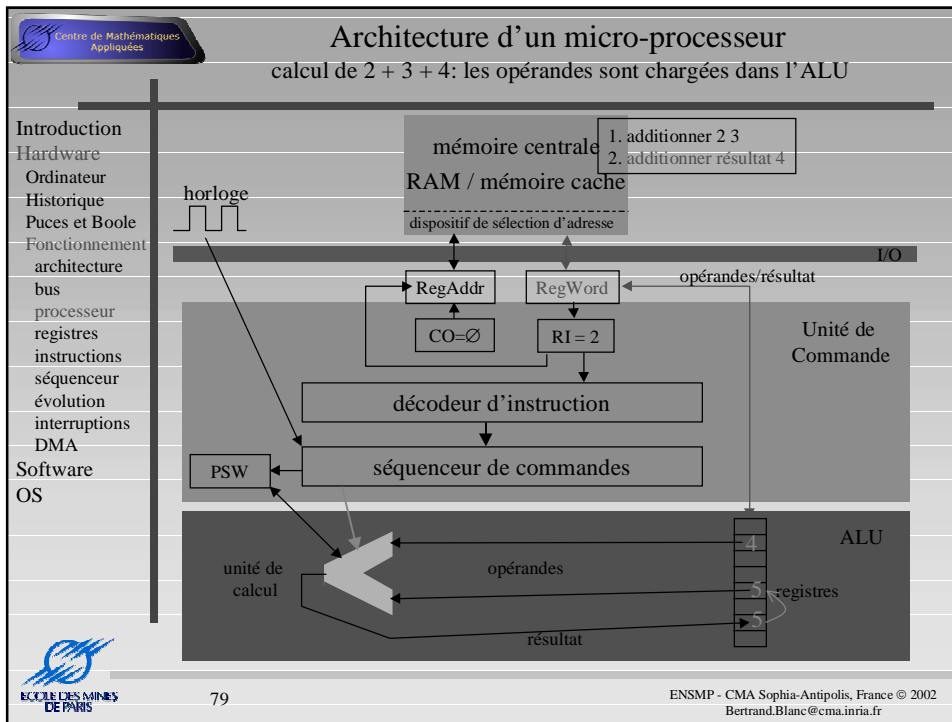
ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanc@cma.inria.fr

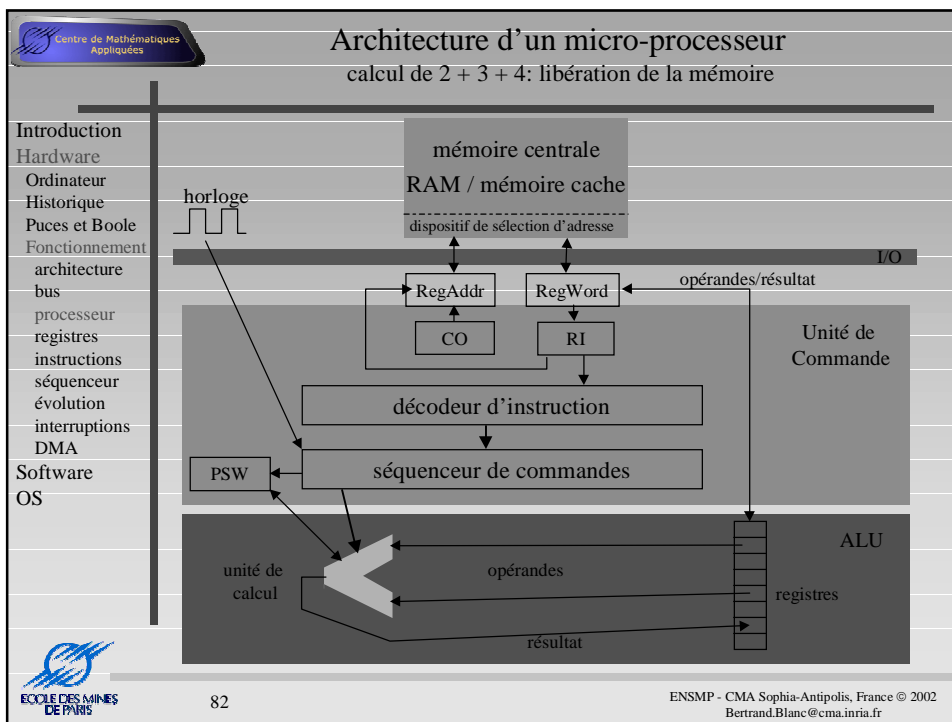
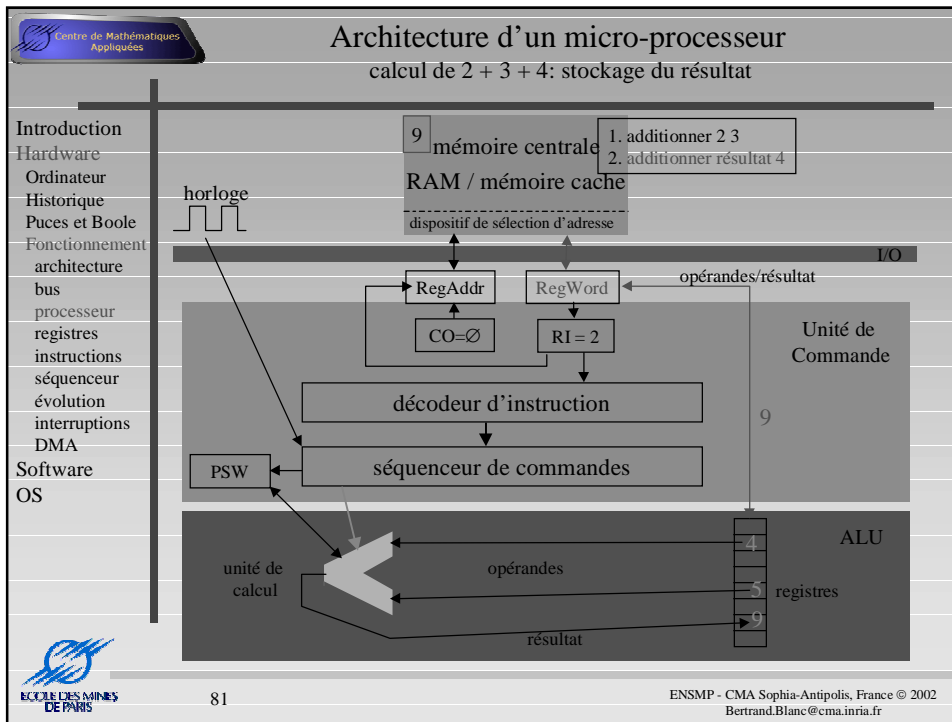













poly


Les registres

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>architecture</p> <p>bus</p> <p>processeur</p> <p>registres</p> <p>instructions</p> <p>séquenceur</p> <p>évolution</p> <p>interruptions</p> <p>DMA</p> <p>Software</p> <p>OS</p>	<p>RI (Registre d'Instruction): instruction en cours d'exécution</p> <p>CO (Compteur Ordinal): adresse de la prochaine instruction à exécuter</p> <p><u>Registres de l'ALU:</u></p> <ul style="list-style-type: none"> registres arithmétiques (<i>Accumulateur</i>): opérations arithmétiques registres d'indices (<i>index Register</i>): calcul des adresses par rapport à un indice registres banalisés: registres généraux (stockage de résultats intermédiaires) registres d'état (<i>Program Status Word</i>): état du système (retenue, dépassement de capacité) registre pointer de pile (<i>Stack Pointer</i>): simulation d'une pile en mémoire centrale <p>[webopedia] A, special, high-speed storage area within the CPU. All data must be represented in a register before it can be processed. The number of registers that a CPU has and the size of each (number of bits) help determine the power and speed of a CPU.</p>
--	--


83
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Les programmes vus par la machine: l'assembleur

<p>Introduction</p> <p>Hardware</p> <p>Ordinateur</p> <p>Historique</p> <p>Puces et Boole</p> <p>Fonctionnement</p> <p>architecture</p> <p>bus</p> <p>processeur</p> <p>registres</p> <p>instructions</p> <p>séquenceur</p> <p>évolution</p> <p>interruptions</p> <p>DMA</p> <p>Software</p> <p>OS</p>	<ol style="list-style-type: none"> load 2 add 3 add 4 store xxx <p><u>Opérations élémentaires:</u> briques de bases que l'on ne peut interrompre</p> <ul style="list-style-type: none"> Transfert de données : load, move, store, ... opérations arithmétiques : add, sub, mul, div, ... opérations logiques : and, or, not, ... contrôle de séquence : branchements impératifs et conditionnels, ... entrées / sorties : read, write, ... manipulations diverses : conversions de format, incrémentation de registres, ... <p><u>Adressage des opérandes:</u> données</p> <ul style="list-style-type: none"> argument(s) passé(s) à l'opération élémentaire emplacement mémoire où la donnée est disponible
--	--


84
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Instructions et données

Introduction	
Hardware	
Ordinateur	<i>Adressage des opérandes: load a</i>
Historique	• direct : le champ contient l'adresse effective
Puces et Boole	• indirect : le champ contient l'adresse où se trouve l'adresse effective
Fonctionnement	• immédiat : le champ contient l'opérande
architecture	• implicite : l'opération indique où se trouve l'opérande (ACCumulateur)
bus	• indexé : contenu du champ + contenu du registre d'index
processeur	• basé : contenu du champ + contenu du registre de base
registres	• relatif : contenu du champ + contenu du CO
instructions	
séquenceur	
évolution	
interruptions	
DMA	
Software	
OS	

85

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

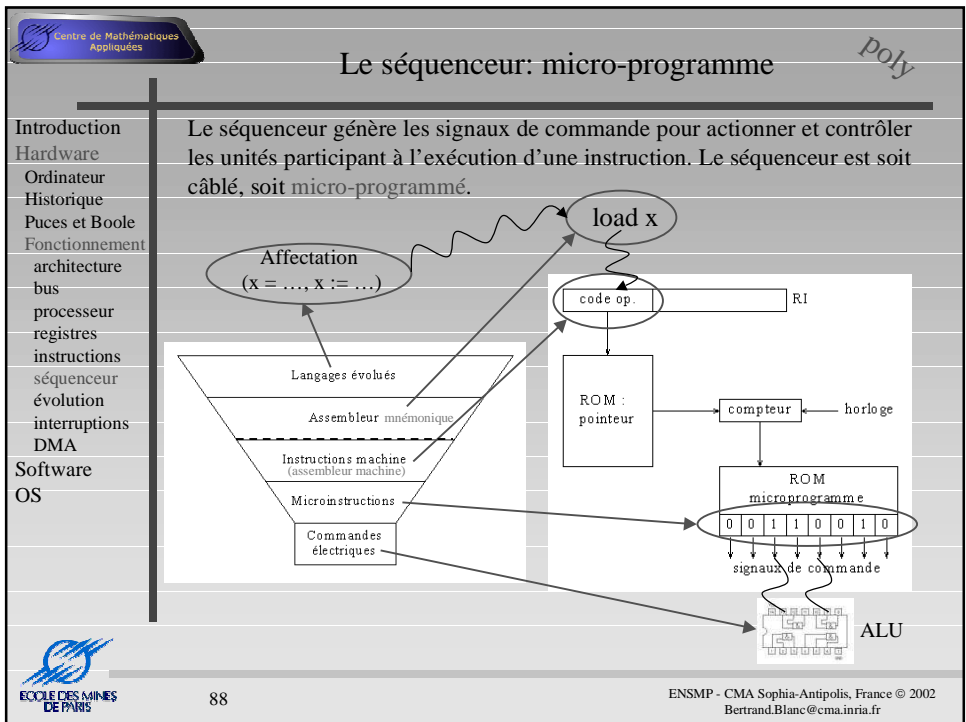
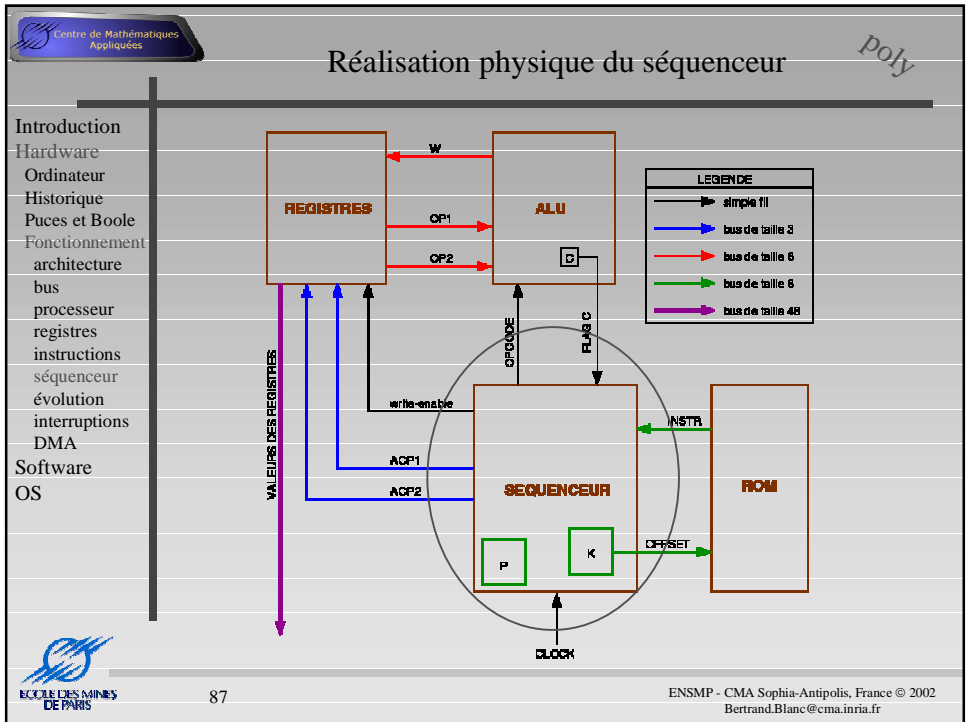
poly

Exécution de l'exemple: 2 + 3 + 4

Introduction	
Hardware	Instruction: < opération directe > < adresse >
Ordinateur	
Historique	
Puces et Boole	
Fonctionnement	1. Load < adresse contenant 2 >
architecture	2. Add < adresse contenant 3 >
bus	3. Add < adresse contenant 4 >
processeur	4. Store < adresse du résultat >
registres	
instructions	
séquenceur	
évolution	
interruptions	
DMA	RI = 1, CO = 2, RegAddr = < adresse contenant 2 >, RegWord = 2, ACC = 2
Software	RI = 2, CO = 3, RegAddr = < adresse contenant 3 >, RegWord = 3, ACC = 5
OS	RI = 3, CO = 4, RegAddr = < adresse contenant 4 >, RegWord = 4, ACC = 9
	RI = 4, RegAddr = < adresse du résultat >, RegWord = 9

86

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Centre de Mathématiques Appliquées

Evolution: loi de Moore

Introduction

Hardware

 Ordinateur

 Historique

 Puces et Boole

Fonctionnement

 architecture

 bus

 processeur

 registres

 instructions

 séquenceur

 évolution

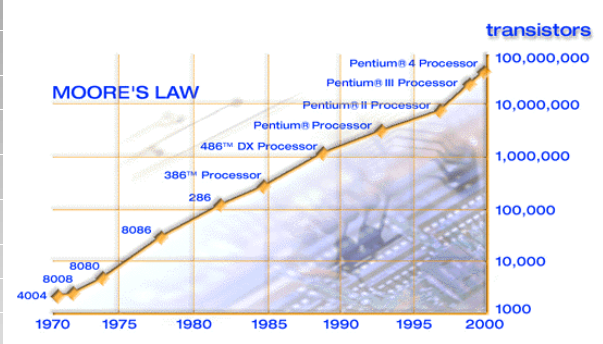
 interruptions

 DMA

Software

OS


Tous les 18 mois, le nombre de transistors intégrés double et les prix sont divisés par deux



MOORE'S LAW

Problème dû à la barrière technologique: les fils de plus en plus fins sont de plus en plus rapprochés → effet tunnel → les électrons sautent d'un fil à l'autre.
 Solution: changer le silicium contre des supraconducteurs, ou ... changer de technologie ...

cadence



89

ENSM - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Les interruptions matérielles Poly

Introduction

Hardware

 Ordinateur

 Historique

 Puces et Boole

Fonctionnement

 architecture

 bus

 processeur

 registres

 instructions

 séquenceur

 évolution

 interruptions

 IRQ

 gestion

 hiérarchie

 exemple

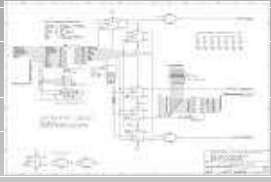
 DMA

Software

OS


Exemple:

- *signal de synchronisation de l'horloge*
- *appuyer sur une touche du clavier*
- *bouger la souris*




An interrupt is a hardware signal informing the microprocessor that an event has occurred. The complete list of interrupts and associated interrupt handlers is stored in a table called the interrupt vector table, which resides in the first 1KB of addressable memory.

[wikipedia] *Interrupt ReQuest lines* are hardware lines over which devices can send interrupt signals to the microprocessor.



90

ENSM - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr



Interrupt ReQuest lines (IRQs)

poly

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

Fonctionnement

architecture

bus

processeur

registres

instructions

séquenceur

évolution

interruptions

IRQ

gestion

hiérarchie

exemple


DMA

Software

OS


IRQ Number	Typical Use	Description
IRQ 0	System timer	This interrupt is reserved for the internal system timer. It is never available to peripherals or other devices.
IRQ 1	Keyboard	This interrupt is reserved for the keyboard controller. Even on devices without a keyboard, this interrupt is exclusively for keyboard input.
IRQ 4	First serial port (COM1)	This interrupt is normally used for the first serial port. On devices that do not use a PS/2 mouse, this interrupt is almost always used by the serial mouse. This is also the default interrupt for the third serial port (COM3).
IRQ 5	Sound card	This interrupt is the first choice that most sound cards make when looking for an IRQ setting.
IRQ 12	PS/2 mouse	This interrupt is reserved for the PS/2 mouse on machines that use one. If a PS/2 mouse is not used, this interrupt can be used for other peripherals, such as network card.

Tableau de description de quelques interruptions matérielles



91

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Système d'interruptions (hiérarchisées)

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

Fonctionnement

architecture

bus

processeur

registres

instructions

séquenceur

évolution

interruptions

IRQ

gestion

hiérarchie

exemple

DMA

Software

OS


Exemple:

- *signal de synchronisation de l'horloge*
- *appuyer sur une touche du clavier*
- *bouger la souris*

Tout programme, même un programme de service d'une interruption, peut être préempté au profit d'une interruption plus prioritaire.

But:

- *gérer l'arrivée de plusieurs signaux d'interruption*
- *préempter un autre signal d'interruption moins prioritaire*



92

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Gestion d'interruption matérielle

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

Fonctionnement

architecture

bus

processeur

registres

instructions

séquenceur

évolution

interruptions

IRQ

gestion

hiérarchie

exemple

DMA

Software

OS

Traitement d'une interruption:

- arrêter le programme en cours
- sauvegarder l'état de la machine
- exécuter le programme de service de l'interruption
- rétablir l'état de la machine
- reprendre l'exécution du programme interrompu

ECOLE DES MINES DE PARIS

93

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Système d'interruptions hiérarchisées Poly

Introduction

Hardware

Ordinateur

Historique

Puces et Boole

Fonctionnement

architecture

bus

processeur

registres

instructions

séquenceur

évolution

interruptions

IRQ

gestion

hiérarchie

exemple

DMA

Software

OS

Tout programme, même un programme de service d'une interruption, peut être préempté au profit d'une interruption plus prioritaire.

But:

- gérer l'arrivée de plusieurs signaux d'interruption
- préempter un autre signal d'interruption moins prioritaire

Exemple de hiérarchie: (du plus prioritaire au moins prioritaire)

Erreurs matérielles

Horloge

Requêtes disque

Requêtes réseau

Terminaux

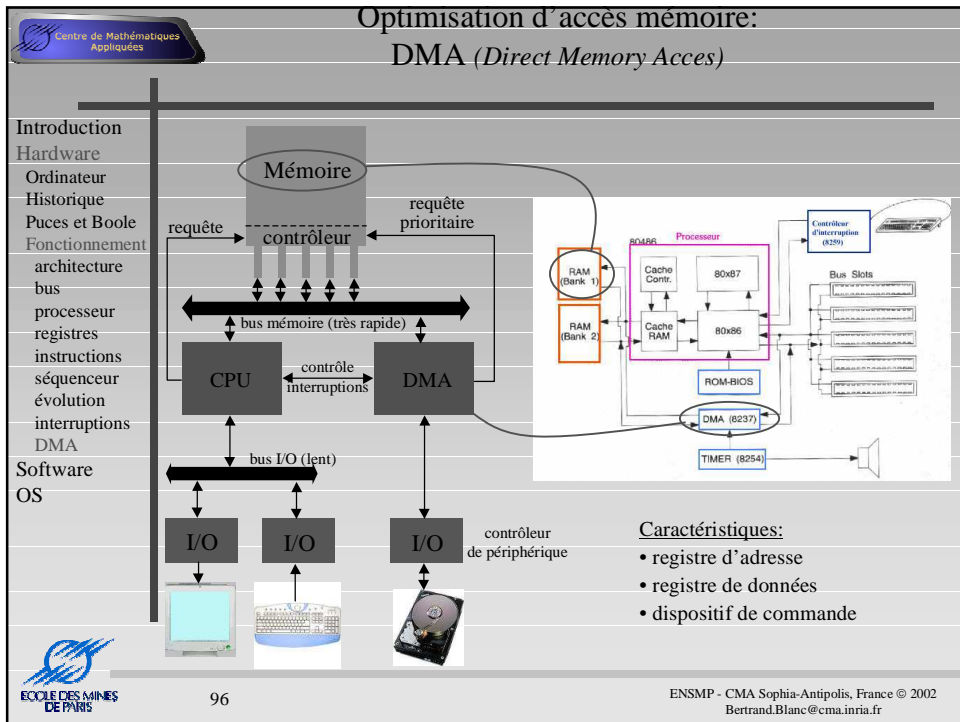
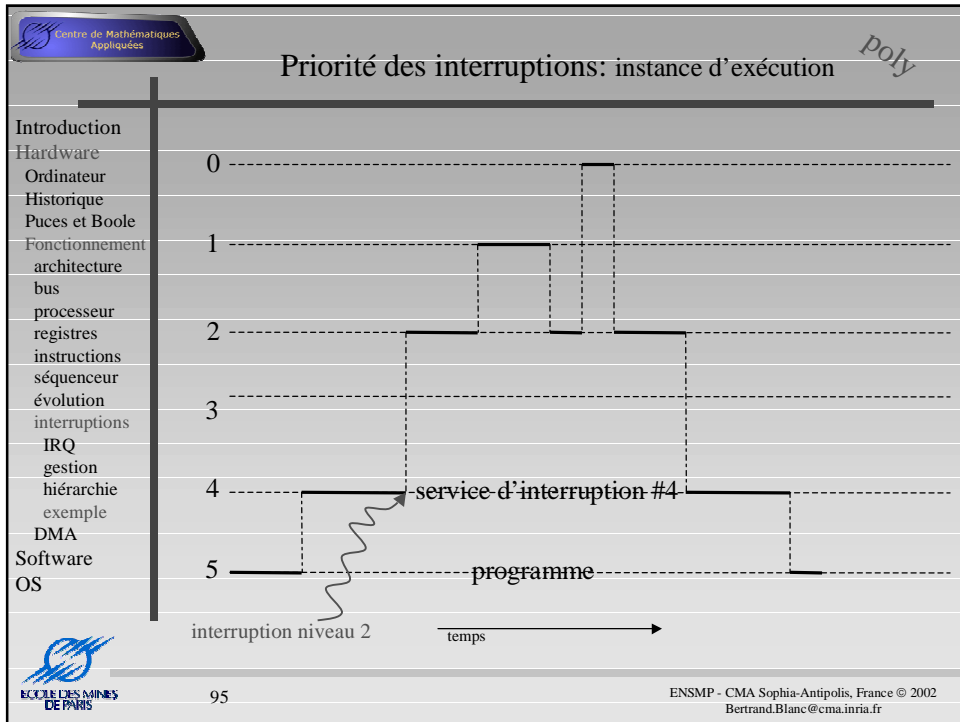
Interruptions logicielles

↓

ECOLE DES MINES DE PARIS

94

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr




Centre de Mathématiques Appliquées


Le logiciel (*software*)

Introduction
Hardware
Software
références
conception
langages
compilateur
OS


Linus Torvalds
inventeur de Linux



Richard Stallmann
énorme contribution dans
le logiciel libre



Bill Gates
PDG Microsoft
Windows



Utilisateur (*user*): software

↕

OS

↕

Hardware

Méthodes de conception

Logiciel

97

ECOLE DES MINES DE PARIS
ENSMSP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Références

Introduction
Hardware
Software
références
conception
langages
compilateur
OS


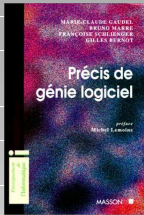
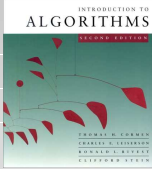
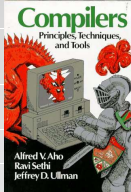
Alfred Aho - Jeffrey Ullman
Concepts fondamentaux de l'informatique
ISBN : 2-10003-127-9

M-C. Gaudel, B. Marre, F. Schlienger, G. Bernot
Précis de génie logiciel (140 pages)
ISBN : 2-22585-189-1

T. Cormen, C. Leiserson, R. Rivest, C. Stein
Introduction to algorithms
ISBN : 0-26253-196-8

Alfred Aho, Ravi Sethi, Jeffrey Ullman
Compilers Principles, Techniques & Tools
ISBN : 0-20110-088-6

Poly

98

ECOLE DES MINES DE PARIS
ENSMSP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Conception: génie logiciel

Introduction

Hardware

Software

références

conception


langages


compilateur

OS

Cycle de vie du logiciel:

- analyser et comprendre le problème
- spécifier les fonctionnalités (UML)
- concevoir les modules, les algorithmes, ...
- programmer dans un ou des langages
- tester et valider: Fiabilité
- intégrer
- maintenir
- DOCUMENTER





99

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Le cycle en V Poly

Introduction

Hardware

Software

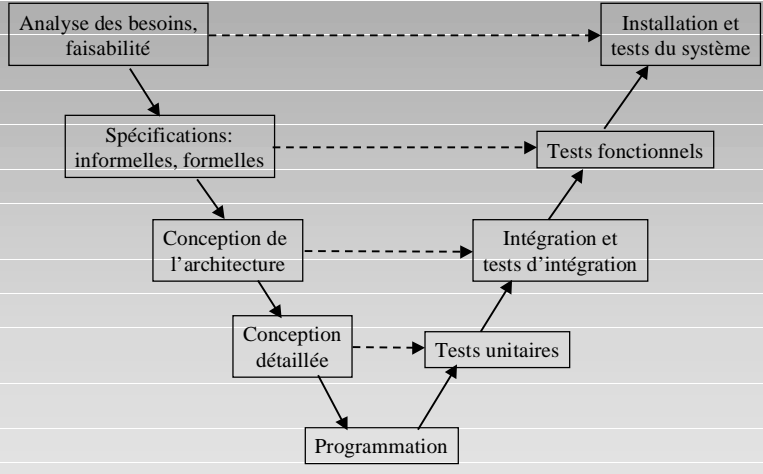
références

conception

langages


compilateur

OS




```

graph TD
    A[Analyse des besoins, faisabilité] --> B[Spécifications: informelles, formelles]
    B --> C[Conception de l'architecture]
    C --> D[Conception détaillée]
    D --> E[Programmation]
    E --> F[Tests unitaires]
    F --> G[Intégration et tests d'intégration]
    G --> H[Tests fonctionnels]
    H --> I[Installation et tests du système]
    A -.-> I
    B -.-> H
    C -.-> G
    D -.-> F
    
```



100


ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Centre de Mathématiques
Appliquées

Les langages (1/2)


<p>Introduction</p> <p>Hardware</p> <p>Software</p> <p>références</p> <p>conception</p> <p>langages</p> <p>compilateur</p> <p>OS</p>	<ul style="list-style-type: none"> • langage machine 00011001 • langage assembleur Load x Add y • langage de haut niveau if (x == 5) then ... else ... <ul style="list-style-type: none"> • notions d'algorithmique • notions de variables • notions de fonctions et de procédures • notions de données et de structures de données
--	---



ECOLE DES MINES
DE PARIS

101


ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr



Centre de Mathématiques
Appliquées

Les langages (2/2)

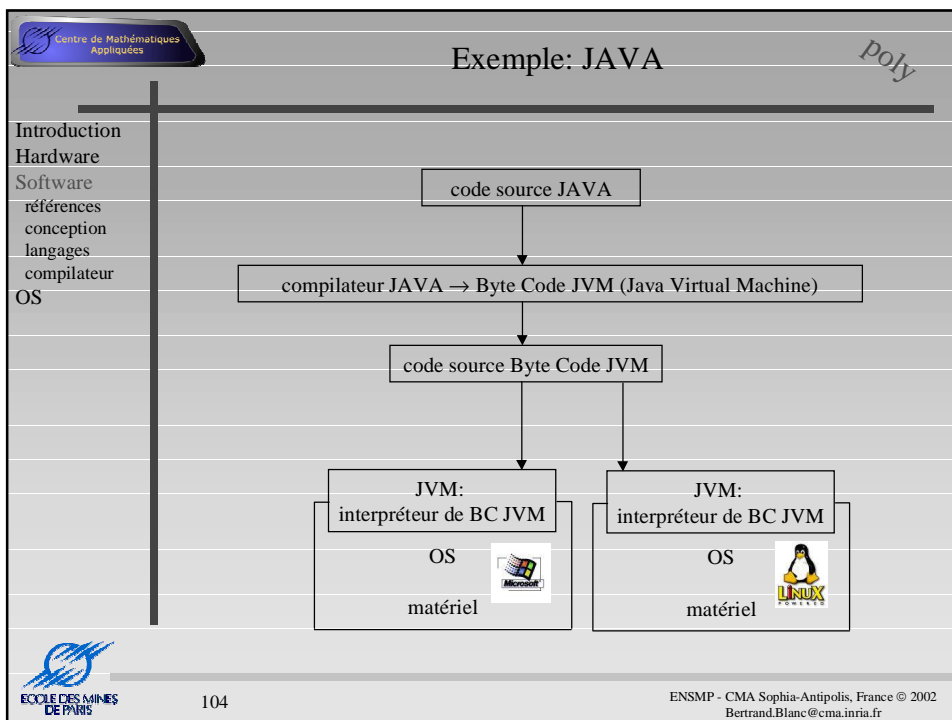
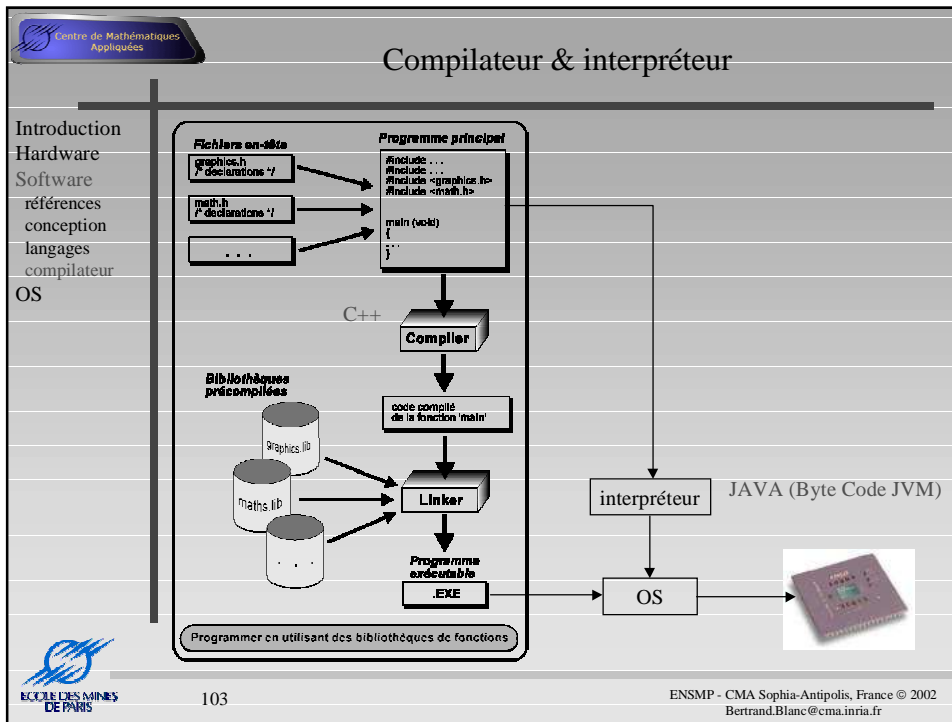
<p>Introduction</p> <p>Hardware</p> <p>Software</p> <p>références</p> <p>conception</p> <p>langages</p> <p>compilateur</p> <p>OS</p>	<p>Un langage informatique comprend:</p> <ul style="list-style-type: none"> • un lexique (collection de mots) • une grammaire (règles permettant de donner un sens aux suites de mots) • un compilateur (traduire le programme en code exécutable) <ul style="list-style-type: none"> • langages impératifs C, Pascal • langages fonctionnels CAML, scheme • langages objets C++, JAVA • langages de spécification esterel, SPIN • langages de modélisation VHDL, Verilog • programmation logique Prolog • programmation concurrente bibliothèque pthreads • programmation distribuée PVM, MPI
--	--



ECOLE DES MINES
DE PARIS

102

ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr



poly

Compilateur

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Software
- références
- conception
- langages
- compilateur
- OS

Programme Source → Programme Objet

Analyse Lexicale → Analyse Syntaxique → Arbre Syntaxique → Code Intermédiaire → Génération Optimisation Code

Table des Symboles

Bibliothèques précompilées → Linker → Programme exécutable .EXE

Programmer en utilisant des bibliothèques de fonctions

ECOLE DES MINES DE PARIS

105

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Principes des Systèmes d'exploitation (Operating System)

Centre de Mathématiques Appliquées

- Introduction
- Hardware
- Software
- OS
- définition
- classification
- structure
- processus
- interruption
- I/O
- mémoire
- fichiers

Utilisateur ↔ OS (software) ↔ Hardware

Mac, Microsoft, LINUX

ECOLE DES MINES DE PARIS

Abraham Silberschatz, Peter Galvin, Greg Gagne

Operating System Concepts

ISBN 4^{ème} édition: 2-87908-078-9
ISBN 6^{ème} édition : 0-47141-743-2

ECOLE DES MINES DE PARIS

106

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

L'OS: l'interface homme/machine

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

[webopedia] The most important program that runs on a computer. Every general-purpose computer must have an operating system to run other programs. Operating systems perform basic tasks, such as recognizing input from the keyboard, sending output to the display screen, keeping track of files and directories on the disk, and controlling peripheral devices such as disk drives and printers.

107
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

OS multi-utilisateurs (multi-user)

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

plusieurs utilisateurs peuvent exécuter leur programme en même temps

108
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

OS multi-processeurs (multiprocessing)

peut exécuter un programme sur plusieurs processeurs

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

109

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

OS multi-tâches (multitasking)

plusieurs programmes s'exécutent en concurrence

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

110

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

OS multithreading

Introduction
Hardware
Software
OS
définition
classification
structure
processus
interruption
I/O
mémoire
fichiers

plusieurs morceaux d'un même programme peuvent s'exécuter en parallèle

111

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

OS temps-réel (real-time)

Introduction
Hardware
Software
OS
définition
classification
structure
processus
interruption
I/O
mémoire
fichiers

répond aux entrées instantanément

112

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr


poly

Quelques OS

Centre de Mathématiques Appliquées

Introduction
Hardware
Software
OS
définition
classification
structure
processus
interruption
I/O
mémoire
fichiers

Système	Codage	Mono-utilisateur	Multi-utilisateur	Mono-tâche	Multi-tâche
DOS	16 bits	X		X	
Windows3.1	16/32 bits	X			non préemptif
Windows95/98/Me	32 bits	X			préemptif
WindowsNT/2000	32 bits	X			préemptif
Unix	32 bits		X		préemptif
VMS	32 bits		X		préemptif




113

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Système d'exploitation


Centre de Mathématiques Appliquées


Introduction
Hardware
Software
OS
définition
classification
structure
processus
interruption
I/O
mémoire
fichiers



But:

- planifier les activités de calcul pour assurer une bonne performance du système
- proposer un environnement commode pour le développement et l'exécution de programmes





114

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

poly

Système d'exploitation

Centre de Mathématiques Appliquées

Introduction
Hardware
Software

OS

définition [webopedia] Operating systems provide a software platform on top of which other programs,
classification called *application programs*, can run. The application programs must be written to run
structure on top of a particular operating system. As a user, you normally interact with the OS
processus through a set of commands. The commands are accepted and executed by a part of the
interruption OS called the command processor or command line interpreter. Graphical User Interfaces
I/O allow you to enter commands by pointing and clicking at objects that appear on the screen.
mémoire
fichiers

ECOLE DES MINES DE PARIS 115 ENSMP - CMA Sophia-Antipolis, France © 2002 Bertrand.Blanco@cma.inria.fr

Structure d'un système d'exploitation

Centre de Mathématiques Appliquées

Introduction
Hardware
Software

OS

définition
classification
structure
processus
interruption
I/O
mémoire
fichiers

users

Interface utilisateur interpréteur de commandes
allocation des ressources (planification du travail)
gestion des fichiers
organisation des I/O
gestion de la mémoire
noyau (kernel)
gestion des processus gestion des interruptions allocation du CPU

ECOLE DES MINES DE PARIS 116 ENSMP - CMA Sophia-Antipolis, France © 2002 Bertrand.Blanco@cma.inria.fr

poly

Gestion des Processus

Centre de Mathématiques Appliquées

Introduction
Hardware
Software
OS
définition
classification
structure
processus
définition
PCB
scheduling
thread
interruption
I/O
mémoire
fichiers

Interface utilisateur interpréteur de commandes		
allocation des ressources (planification du travail)		
gestion des fichiers		
organisation des I/O		
gestion de la mémoire		
noyau (<i>kernel</i>)		
gestion des processus	gestion des interruptions	allocation du CPU

ECOLE DES MINES DE PARIS

117

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Processus

Centre de Mathématiques Appliquées

Introduction
Hardware
Software
OS
définition
classification
structure
processus
définition
PCB
scheduling
thread
interruption
I/O
mémoire
fichiers

Programme (au sens de l'OS) en exécution (au sens de l'OS)

Programme (au sens de l'OS):

- code: programme compilé en assembleur
- activité courante: compteur et registre d'instruction CO/RI
- contenu des registres du processeur: état de son exécution
- données du programme

Etat d'exécution (au sens de l'OS):

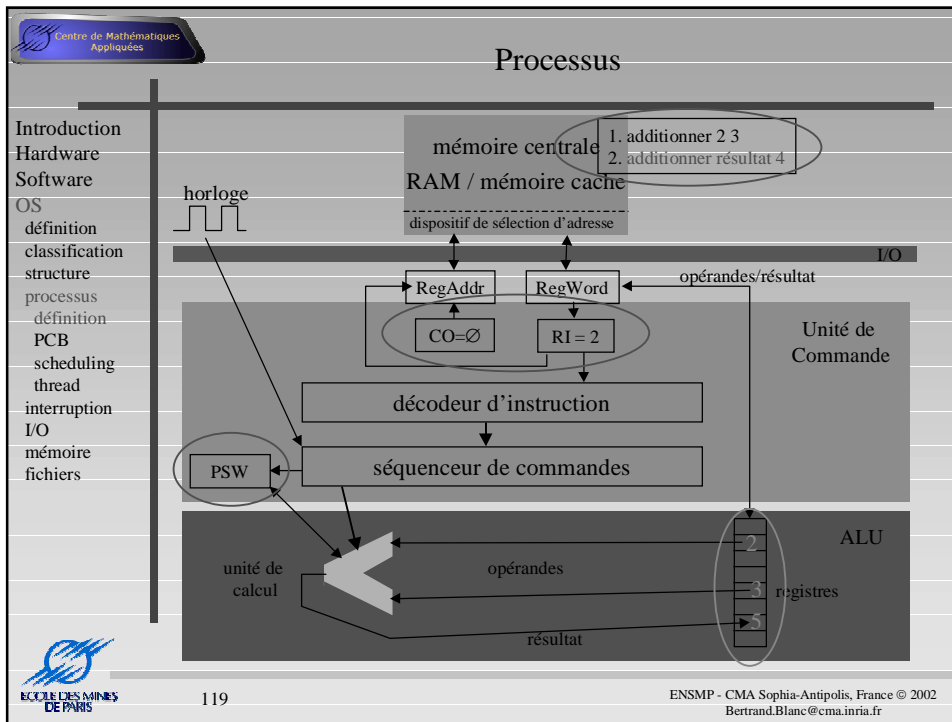
```

graph TD
    créé((créé)) -- admis --> prêt((prêt))
    prêt -- interrompu --> prêt
    prêt -- dispatch du scheduler --> en_exécution((en exécution))
    en_exécution -- interrompu --> prêt
    en_exécution -- exit --> terminé((terminé))
    en_exécution -- en attente d'un événement ou d'une E/S --> en_attente((en attente))
    en_attente -- terminaison d'un événement ou d'une E/S --> prêt
    
```

ECOLE DES MINES DE PARIS

118

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Bloc de contrôle de processus (PCB)

Introduction	
Hardware	
Software	Chaque processus est représenté dans l'OS par un PCB contenant les champs:
OS	
définition	
classification	
structure	• état du processus (nouveau, en attente, ...)
processus	
définition	• compteur d'instructions (CO/RI)
PCB	
scheduling	• registres de l'Unité Centrale (ACC, SP, ...)
thread	
interruption	• informations de <i>scheduling</i> de l'UC (priorité, pointeur sur file d'attente, ...)
I/O	
mémoire	• informations sur la gestion mémoire (valeurs des registres)
fichiers	• informations de statistiques sur le programme (numéros du processus, temps, ...)
	• informations sur l'état des entrées/sorties (liste des périphériques, fichiers ouverts, ...)


120

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

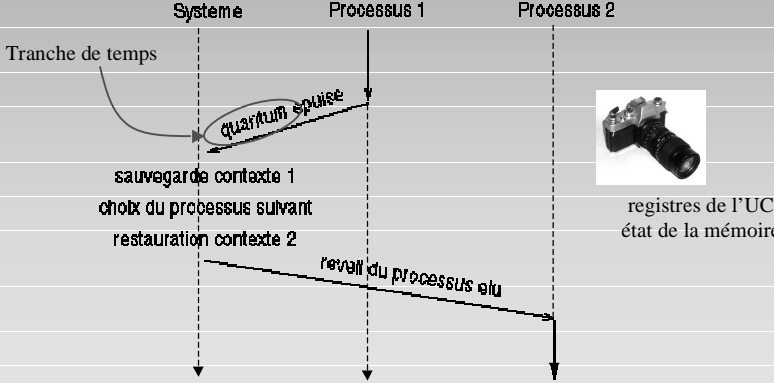
Ordonnancement de processus (*scheduling*)


Introduction	Temps partagé → commutation de l'UC entre processus
Hardware	
Software	
OS	<p>But: commuter assez fréquemment pour que les utilisateurs puissent interagir avec chaque programme pendant qu'il est en cours d'exécution</p> <p>Critères d'Optimisation:</p> <ul style="list-style-type: none"> • utilisation de l'UC (le plus possible) • capacité de traitement (le plus de processus terminés par unité de temps) • temps de restitution (plus petit temps entre le moment de soumission et la terminaison) • temps d'attente dans la file des processus prêts (le plus petit possible) • temps de réponse (plus petit temps entre la soumission d'une requête et l'arrivée de la réponse) <p>contexte: ensemble des informations (registres et informations sur la mémoire) qui représente l'état d'exécution d'un processus (où est-ce que le processus en est de son exécution)</p>
définition	
classification	
structure	
processus	
définition	
PCB	
scheduling	
contexte	
méthodes	
thread	
interruption	
I/O	
mémoire	
fichiers	


121
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Commutation de contexte (*switching context*)

Introduction	<ul style="list-style-type: none"> • sauvegarde du contexte du processus 1 • restauration du contexte du processus devant s'exécuter
Hardware	
Software	
OS	<div style="display: flex; justify-content: space-around; text-align: center;"> <div>Systeme</div> <div>Processus 1</div> <div>Processus 2</div> </div> <p>Tranche de temps</p>  <p>registres de l'UC état de la mémoire</p>
définition	
classification	
structure	
processus	
définition	
PCB	
scheduling	
contexte	
méthodes	
thread	
interruption	
I/O	
mémoire	
fichiers	


122
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Méthodes de scheduling de processus

Introduction

Hardware

Software

OS

définition

classification

structure

processus

définition

PCB

scheduling

contexte

méthodes

thread

interruption

I/O

mémoire

fichiers

First-In-First-Out: travaux courts pénalisés, non-préemptif

Round Robin: *quantum* de temps.

Shortest Job First, ordonnancement de la file

Round Robin avec gestion de niveaux de priorités

Round Robin avec *swap*

123

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Processus de poids léger (*threads*)

Introduction

Hardware

Software

OS

définition

classification

structure

processus

définition

PCB

scheduling

thread

interruption

I/O

mémoire

fichiers

But:
réduire le coût de commutation de contexte entre processus.
Les threads sont des processus à mémoire commune

Structure:

- compteur d'instruction
- ensemble de registres
- espace pile

Partage:

- code
- données
- ressources
- signaux

124

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

poly

Gestion des interruptions

Introduction

Hardware

Software

OS

définition

classification

structure

processus


interruption

I/O

mémoire

fichiers

Interface utilisateur interpréteur de commandes
allocation des ressources (planification du travail)
gestion des fichiers
organisation des I/O
gestion de la mémoire
noyau (<i>kernel</i>)
gestion des processus gestion des interruptions allocation du CPU


125
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Traitement des interruptions

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

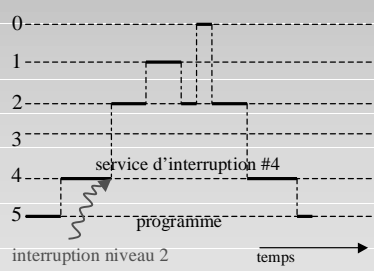
I/O

mémoire


fichiers

Traitement d'une interruption:

- arrêter le programme en cours
- sauvegarder l'état du processus
- exécuter le programme de service de l'interruption
- rétablir l'état du processus
- reprendre l'exécution du programme interrompu



interruption niveau 2


126
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanc@cma.inria.fr

Centre de Mathématiques Appliquées

Gestion des entrées/sorties: les pilotes (*drivers*)

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

Interface utilisateur
interpréteur de commandes

allocation des ressources
(planification du travail)

gestion des fichiers

organisation des I/O

gestion de la mémoire

noyau (*kernel*)

gestion des processus	gestion des interruptions	allocation du CPU
-----------------------	---------------------------	-------------------

Logiciel qui commande le matériel

algorithmes (software)

driver (software)

device (hardware)

127
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Gestion de la mémoire: la RAM

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

MMU

pages

gestion

critères

fichiers

Interface utilisateur
interpréteur de commandes

allocation des ressources
(planification du travail)

gestion des fichiers

organisation des I/O

gestion de la mémoire

noyau (*kernel*)

gestion des processus	gestion des interruptions	allocation du CPU
-----------------------	---------------------------	-------------------

allocation (user)

scheduling

allocation (kernel)

pages

driver

MMU

hardware

128
ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

MMU (Memory Management Unit)

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

MMU

pages

gestion

critères

fichiers

Les adresses figurant dans les programmes sont des adresses virtuelles non physiques. La correspondance entre adresse virtuelle/adresse physique est faite par le matériel (une MMU assez souvent) à chaque référence à la mémoire.

ECOLE DES MINES DE PARIS

129

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Centre de Mathématiques Appliquées

Pages

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

MMU

pages

gestion

critères


fichiers

Morceau de mémoire virtuelle

ECOLE DES MINES DE PARIS

130

ENSMP - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr



Gestion de pages (swap)

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

MMU

pages

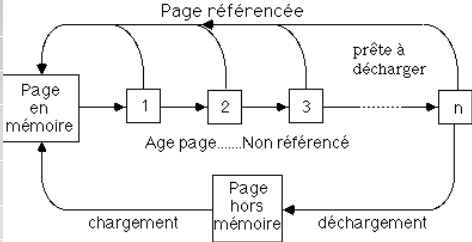
gestion


critères

fichiers

But:
 La mémoire nécessaire au processus pour s'exécuter est supérieure à la taille effective de la RAM → décharger les pages non-utiles sur le disque dur: **swap**


Le *voleur de pages* est réveillé quand le nombre de pages libres tombe en dessous d'un seuil B et se suspend lorsque le nombre de cases libres atteint un seuil H.





131

ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr



Critères de stratégies pour le scheduling de gestion de pages

Poly

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

MMU


pages

gestion

critères

fichiers

- support matériel (registre ou table de correspondance)
- performance (coût de translation)
- fragmentation (gaspillage de mémoire)
- translation (compression de la mémoire)
- swapping (freezer les processus bloqués sur HD)
- partage (les données appartiennent à plusieurs processus)
- protection (sécurité) (la mémoire est-elle accessible au processus P?)



132

ENSMP - CMA Sophia-Antipolis, France © 2002
 Bertrand.Blanco@cma.inria.fr

poly

Gestion des fichiers

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

système

partition

The diagram shows a layered architecture for file management. At the top is the 'Interface utilisateur interpréteur de commandes'. Below it is 'allocation des ressources (planification du travail)'. The next layer is 'gestion des fichiers', which is circled in red. Below that is 'organisation des I/O', also circled in red, with an arrow pointing to a separate box labeled 'système de fichiers'. The next layer is 'gestion de la mémoire'. Below that is the 'noyau (kernel)', which is divided into three sub-sections: 'gestion des processus', 'gestion des interruptions', and 'allocation du CPU'. At the bottom are 'driver' and 'hardware'.

133

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Système de fichiers

Structure logique hiérarchique

Le *système de fichiers* d'un système d'exploitation est un ensemble de principes et de règles selon lesquels les fichiers sont organisés, stockés et manipulés.

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

système

partition

The diagram shows a hierarchical tree structure for a file system. The root is 'Root Directory C/'. It branches into three main directories: 'DOCS', 'APPS', and 'DOS'. 'DOCS' contains three files. 'APPS' contains two sub-directories: 'SFREAD' and 'GAMES'. 'SFREAD' contains three files, and 'GAMES' contains three files. 'DOS' contains three files.

Système	Système de fichier
MS-DOS	FAT, aussi appelé FAT-16 (File Allocation Table 16bits)
Windows 95/98	FAT32, extension du système FAT-16 (File Allocation Table 32bits)
Windows NT	NTFS (New Technology File System)
OS/2	HPFS (High Performance File System)
Linux	Ext2fs (Second Extended File System)

[webopedia] Also referred to as a *file system* or *filesystem*. The system that an OS or program uses to organize and keep track of files.

134

ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Partition

Introduction

Hardware

Software

OS

définition

classification

structure

processus

interruption

I/O

mémoire

fichiers

système

partition

Où est le fichier /R/F sur la partition A?

1er secteur partition B

1er secteur partition A

ext2

FAT

répertoire /

répertoire R

fichier F

piste x+1

piste x

[webopedia] To divide memory or mass storage into isolated sections.

135
ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr

Synthèse

Introduction

références

plan

fausses idées

vue générale

Hardware

Software

OS

Fichiers en-tête

graphes.h
P.declarations.h
math.h
P.declarations.h
...

Programme principal

main.c
main.h
main.c
main.h
...

↓

Compiler

↓

code compilé de la fonction main

Bibliothèques précompilées

graphes.lib
maths.lib
...

Linker

↓

Programme exécutable

EXE

Programmer en utilisant des bibliothèques de fonctions

Interface utilisateur

interpréteur de commandes

allocation des ressources
(planification du travail)

gestion des fichiers

organisation des I/O

gestion de la mémoire

noyau (kernel)

gestion des processus	gestion des interruptions	allocation du CPU
-----------------------	---------------------------	-------------------

machine en kit

136
ENSM - CMA Sophia-Antipolis, France © 2002
Bertrand.Blanco@cma.inria.fr